

LE GAMMA 60

PAR

MM. DAVOUS, BATAILLE, HARRAND
Ingénieurs à la Compagnie des Machines Bull

1ere PARTIE : DESCRIPTION FONCTIONNELLE

GENERALITES

Le GAMMA 60 appartient à cette génération de grandes machines universelles qui, plus que des calculatrices, sont des machines à traiter l'information . Celle-ci peut y être introduite ou en être extraite tous les supports usuels : cartes perforées, bande perforée, frappe sur machine à écrire, marques magnétiques, etc. Comme dans toutes les machines électroniques, l'information y est représentée à l'aide de signaux électriques ne pouvant prendre que deux valeurs ; mais, de plus, elle est fragmentée en morceaux de taille variable, adaptés au débit et la nature du traitement. Ainsi, l'unité d'information étant le *bit* (de binary digit), la machine découpe les tranches de 8 bits pour les parties à éléments mécaniques, donc lents, comme le lecteur de cartes, 24 bits pour la plupart des transferts internes (cette forme¹ de *mot* est appelée CATENE) enfin de 8 bits pour le calcul arithmétique.

1.1. LES CODES

Cette souplesse se retrouve aussi dans les codes employés, qui varient suivant le traitement à faire subir aux informations qu'ils représentent : code binaire pur (chaque bit représente $2^n \times a$, n étant égal au rang et $a = 0$ ou 1), code alphanumérique bits formant le code d'une lettre ou d'un chiffre). code binaire-décimal (4 bits par chiffre décimal) , enfin, chaque bit peut représenter tout simplement la présence ou l'absence d'une perforation.

Les nombres arithmétiques, de 48 bits ou 2 catènes, sont codés en binaire-décimal et selon la convention de la virgule flottante ; dans cette représentation, dite forme semi-logarithmique, 10 chiffres décimaux sont des chiffres significatifs : c'est la mantisse, (nombre compris entre 0 et 1), tandis que les 2 chiffres restant indiquent la puissance de 10 par laquelle il faut multiplier la mantisse pour obtenir le nombre (exposant).

Il y a beaucoup de façons d'exprimer ainsi un nombre sous forme semi-logarithmique : par exemple, le nombre 4832 peut s'écrire :

$0,4832 \times 10^4$
 $0,04832 \times 10^5$ etc.

En général, les machines qui utilisent cette convention fixent l'exposant de façon à conserver le maximum de chiffres significatifs, pour une question de précision bien évidente. C'est ce que l'on appelle la forme normalisée. Mais ce qui convient parfaitement au calcul scientifique s'adapte moins bien au calcul comptable, où on préférerait fixer la place de la virgule. C'est pourquoi le GAMMA 60 est capable, si tel est le désir de l'utilisateur, de fixer l'exposant de façon à conserver toujours le même nombre de décimales, nombre fixé par programme. Ce mécanisme s'appelle *virgule programmée*.

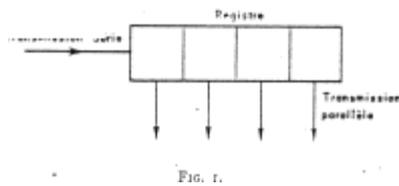
Un mot du signe des nombres algébriques : il ne prend aucune place supplémentaire, étant superposé à l'exposant.

1.2. LES GRANDES LIAISONS FONCTIONNELLES

L'accès de la machine au monde extérieur constitue ce que l'on appelle les *entrées-sorties* : leur nombre n'est limité que par le débit que peuvent tolérer les canaux que nous étudierons plus loin ($2,4 \times 10^6$ bits/s) et leur variété est en principe illimitée : actuellement sont prévus les lecteurs et perforateurs de cartes, lecteurs et perforateurs de bandes, les imprimantes, et ultérieurement les machines à écrire (en dehors (le celle qui se trouve au pupitre de commande et contrôle), les téléimprimeurs, lecteurs de chèques à marquage magnétique,

¹ Le néologisme *catène* créé à l'occasion du *Gamma 60* ne s'est pas imposé en français au dépens du mot « mot » (anglais word) qui lui est équivalent (NdE).

etc., ce qui permet d'adapter la machine à tous les besoins de l'utilisateur présent et futur. Tous ces appareils ayant un débit lent vis-à-vis des possibilités de transmission de l'électronique, les liaisons sont assurées par des transmissions *série* c'est-à-dire que les différents bits passent sur un même fil, les uns derrière les autres, le poids qui est affecté à chacun d'eux étant reconnu par comptage.



Au contraire, les liaisons à l'intérieur de la machine doivent écouler un débit beaucoup plus important : aussi sont-elles du type *parallèle*, la transmission d'un catène (24 bits) nécessitant autant de fils différents que de bits. Le passage d'un mode de transmission à l'autre se fait par le moyen de mémoires (bascules électroniques) servant de tampons, comme l'indique la figure 1.

Nous verrons au paragraphe suivant que toutes les informations transitant dans le GAMMA 60 passent par une *mémoire* de capacité importante qui joue en quelque sorte le rôle de plaque tournante dans la machine. Cette mémoire est d'un type désormais classique : celle est constituée de petits tores en matériau magnétique, susceptibles de conserver une magnétisation (d'un sens ou d'un autre) représentant l'un des deux états binaires à mémoriser. Chaque tore ne pouvant emmagasiner qu'un seul bit, il y aura autant de tores que de bits de capacité : soit de $24 \times 4\,096$ à $24 \times 32\,768$ (capacités extrêmes prévues). Cette mémoire est adressable par catène, c'est-à-dire que l'on peut choisir un ensemble de 24 bits (catène) parmi 4 096, ... 32 768 adresses. La lecture et l'écriture se font en parallèle : les 24 tores sont sélectionnés simultanément ; à chaque cycle d'utilisation de la mémoire, (10 μ S) on lit (et régénère) ou on écrit un catène et un seul.

A côté de cette mémoire principale, le GAMMA 60 possède des mémoires de capacités plus importantes mais d'accès moins rapide ces mémoires dites auxiliaires sont de 2 types: tambours magnétiques (capacité 25 600 catènes, 4 tambours connectables au maximum) et rubans magnétiques (capacité 1 200 000 à 1 800 000 catènes, 48 dérouleurs de rubans connectables au maximum). On peut remarquer d'ailleurs que le ruban magnétique peut être considéré comme un support extérieur, et que par conséquent le dérouleur peut aussi être assimilé à un dispositif d'entrée-sortie. On peut constituer des bibliothèques de rubans, permettant de stocker à proximité de la machine une quantité énorme d'informations.

1.3. LE TRAITEMENT DES INFORMATIONS

Les informations étant introduites et stockées, il faut les traiter. Les fonctions de traitement sont assurées par des éléments spécialisés ; on rencontre ainsi un comparateur, un traducteur, un calculateur arithmétique, un calculateur logique. La spécialisation est poussée au point de ne pas traiter dans le calculateur arithmétique (décimal) les opérations sur les adresses (en binaire). Celles-ci sont exécutées dans le DISTRIBUTEUR DE PROGRAMME, dont nous verrons le rôle plus loin. Pour les calculs binaires plus compliqués, la machine s'adresse au calculateur logique.

Il faut s'étendre quelque peu sur le traducteur : son rôle est de traduire en code interne, forme standard de l'information pour le traitement, tous les codes externes utilisés sur les divers supports des informations introduites ou extraites (cartes BULL ou IBM bandes code BULL, IBM, code téléimprimeur) et réciproquement. Mais il a en outre des fonctions importantes de *répartition* c'est-à-dire de mise en page. Il ménage les *blancs* nécessaires à la présentation des imprimés, ou au contraire il tasse l'information pour économiser de la place en mémoire.

Une autre fonction du traducteur est la transposition : les cartes perforées sont lues ou perforées ligne par ligne, mais chaque caractère correspond à une colonne, de sorte qu'il faut effectuer une conversion, après avoir emmagasiné dans une mémoire spéciale le contenu d'une carte (Matrice de transposition).

1.4. LE CONTROLE

Cette organisation s'accompagne nécessairement d'un gros volume de transfert et de traitement, qu'on ne peut laisser s'effectuer sans contrôle. Là aussi, l'adaptation est poussée au maximum : le type de contrôle, qui porte sur toutes les quantités transitant dans le GAMMA 60, dépend de la phase du traitement.

En entrée d'abord, le contrôle est réalisé par double lecture : 3 brosses par lecteur de cartes permettent de vérifier l'exactitude de l'information introduite par comparaison de deux lectures successives et en cas d'erreur de faire une 2^e tentative. Pour les transferts ensuite, une clé accompagne tout quantum d'information : clé de parité par caractère pour la bande perforée, double clé pour le catène, celui-ci étant susceptible d'être traité en deux fragments. Pour le traitement arithmétique enfin, une clé arithmétique, soit décimale pour les nombres, soit binaire pour la partie adresse des instructions (voir plus loin) assure le contrôle des opérations.

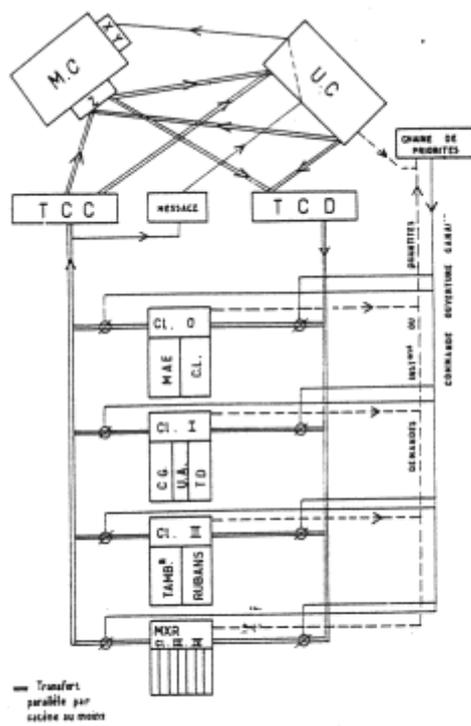
Les clés sont des bits supplémentaires permettant de détecter la plupart des erreurs accidentelles. Une clé de parité est un bit qui vaut 1 si le nombre de 1 est pair, 0 dans le cas contraire. Les clés arithmétiques sont du même type que la clé de la classique preuve par 9, c'est-à-dire qu'elles représentent le reste de la division du nombre par 3 ou par 7 (et en plus par 9). La clé par 3 est utilisée pour la partie adresse de l'instruction (sur laquelle on est amené à effectuer des additions ou soustractions en binaire), la clé par 7 pour les nombres arithmétiques lesquels le calculateur effectue des opérations en décimal-binaire. Ces clés arithmétiques jouissent de propriété suivante : la clé du résultat d'une opération est égale au résultat de cette même opération effectuée sur les clés des opérands. On peut ainsi vérifier, avec très peu de chances d'erreur, l'exactitude des résultats.

Enfin, en sortie, on vérifie également par relecture: la carte perforée est ensuite lue, le mouvement des marteaux d'impression de l'imprimante est observé, le ruban magnétique est lu après écriture.

Même l'utilisation de la mémoire centrale est contrôlée : on vérifie, grâce à un dispositif original, que l'adresse effectivement sélectionnée est bien identique à celle que l'on désirait. Ainsi, de bout en bout, l'information est suivie par un contrôlé de tous les instants. La détection d'une seule erreur provoque soit la reprise automatique du travail, soit si la réparation ne peut être que manuelle, l'arrêt de la machine avec apparition sur des voyants de l'indication de l'information erronée et du lieu de l'incident.

2. ORGANISATION D'ENSEMBLE

2-1- GÉNÉRALITÉS



La figure 2 ci-contre tente de donner une idée de l'organisation d'ensemble du GAMMA 60. On y trouve 3 parties réunies 2 à 2 (liaisons en traits doubles) : la Mémoire Centrale (MC), l'Unité Centrale (UC) et les Têtes de canaux sur lesquels sont greffés les éléments (TCC et TCD). Les liaisons en traits doubles sont les voies empruntées par les catènes (liaisons parallèles). On voit ainsi que les éléments périphériques (éléments d'entrée-sortie et de traitement) peuvent envoyer des quantités en Mémoire Centrale (par TCC) ou en recevoir depuis cette mémoire (par TCD) qui est, rappellez-le, la plaque tournante par où passent toutes les informations. Les éléments procédant à ces échanges indépendamment les uns des autres et chacun pour leur propre compte, il faut un organe capable d'autoriser à tour de rôle les liaisons de la MC avec chacun des éléments qui en font la demande : c'est le DISTRIBUTEUR DE QUANTITÉS qui, par sa chaîne de priorité, organise ces relations et assure la commande de l'ouverture des canaux (traits fins).

Les éléments ne sont pas reliés directement aux têtes de canaux, mais par l'intermédiaire de circuits spéciaux, dits circuits d'armoire. Ces circuits sont au nombre de 5 : 1 ensemble pour la classe 0, 1 pour la classe 1, 2 pour la classe 2, 1 pour les classes 3 et 4. Tout ceci sera vu

plus en détail au paragraphe suivant. Notons seulement pour le moment que la classe 0 comporte la machine à

écrire du pupitre et le calculateur logique, la classe 1 le comparateur général, le Traducteur et le Calculateur arithmétique, la classe 2 les Tambours magnétiques et les Unisélecteurs de dérouleurs de rubans magnétiques, la classe 3 les Lecteurs et Perforateurs de cartes et Imprimantes, la classe 4 les lecteurs de bande perforée et perforateurs de bande, machines à écrire, etc.

La Mémoire Centrale est également reliée à l'Unité Centrale : en effet, celle-ci doit s'approvisionner en instructions de programme dans la Mémoire Centrale et y effectuer des opérations sur les programmes: Pour ces échanges, l'UC se comporte un peu comme un élément vis-à-vis de la MC, et se trouve placée à ces occasions sous la coupe du distributeur de quantités.

Enfin, nous trouvons des liaisons entre l'Unité Centrale et les Têtes de canaux. C'est en effet par là que les éléments demandent des consignes et reçoivent leurs ordres détaillés. Mais pour préciser tout ceci, qui constitue ce que l'on appelle le dialogue de l'Unité Centrale et des éléments, il faut maintenant parler des simultanités de fonctionnement du GAMMA 60.

Cette simultanité constitue sans doute la plus grande originalité de cette machine ; il existe bien déjà des organisations qui permettent le déroulement d'un programme principal en même temps que l'introduction ou l'extraction de données, mais le GAMMA 60 est le premier ensemble électronique à avoir fait du fonctionnement simultané et indépendant de tous les éléments le principe même de son organisation. Non seulement on obtient ainsi une optimisation du temps de déroulement d'un programme, mais on peut traiter sur la même machine plusieurs problèmes indépendants, utilisant des programmes différents, les programmes se développant simultanément : l'utilisation maximale des circuits électroniques est ainsi assurée, par l'obtention du rendement maximal de la Mémoire Centrale, nœud de toute la machine.

Pratiquement les éléments exécutent le travail qui leur est confié dans le même temps que s'ils étaient seuls, le débit de la Mémoire Centrale étant bien supérieur à celui de chacun des éléments pris isolément ; la régulation nécessaire est assurée par le distributeur de quantités dont nous avons déjà parlé. La simultanité de fonctionnement, rigoureuse tant que les éléments n'échangent pas de quantités avec la MC, n'est donc plus tout à fait réelle à l'échelle microscopique du cycle Mémoire (10 μ s) ; il faudrait alors parler d'une sorte de multiplex ; toutefois, à l'échelle de temps de l'élément, cette simultanité fonctionnelle est bien réelle.

2.2. LE DIALOGUE ENTRE LES ÉLÉMENTS ET L'UNITÉ CENTRALE

Pour imaginer comment ceci se passe, suivons le déroulement des opérations pour un élément, par exemple un dérouleur de ruban magnétique. Le programme demandant la lecture d'un groupe d'informations (bloc) sur le ruban, une instruction appelée *coupure* envoie à l'élément dérouleur un ordre de mise au travail (nous verrons plus loin les différents types d'instructions un peu plus en détail). Celui-ci répond par une demande d'instruction (DTI). Cette demande s'inscrit dans une chaîne d'attente, car le Distributeur de Programme (partie de l'Unité Centrale chargée de traiter les instructions) n'a pas attendu la réponse de l'élément pour se libérer et se tourner vers d'autres demandes DTI qui pourraient être en instance. Lorsque vient le tour de notre élément, un signal lui parvient, qui l'incite à envoyer des renseignements le concernant : son n°, les résultats d'observations faites précédemment, etc. ("*catène qualitatif*"). Le Distributeur de Programme (DP) recherche alors le numéro de ligne ou adresse où en était resté le programme qui avait appelé, cité le dérouleur. Cette adresse est stockée dans un registre propre à chaque élément ², appelé Registre Adresse Programme ou RAP. L'instruction contenue en MC à cette adresse est traitée, puis celle située à l'adresse suivante, et ainsi de suite, jusqu'à ce que le DP rencontre une instruction du type *Directive* .

Cette directive, ici un ordre de lecture, sera la seule instruction envoyée à notre dérouleur. Tandis que le DP s'en désintéresse, celui-ci se met en route ; au fur et à mesure qu'il lit des informations sur le ruban, il les regroupe par catènes. A chaque catène complet ainsi stocké, il s'apprête à l'envoyer en Mémoire Centrale.

Pour cela, il émet une demande de transfert de quantité (DTQ) qui s'inscrit dans la chaîne d'attente du distributeur de quantités. Lorsque vient son tour, il en est avisé par le distributeur qui commande l'ouverture du canal correspondant. Le dérouleur expédie alors un message, comportant notamment son numéro d'identification (pour d'autres éléments, ce message comporte un numéro complémentaire de registre). Le

² Mais localisé dans une matrice plane située dans l'UC.

distributeur utilise ces renseignements pour prélever dans un registre propre à l'élément (RAQ) également situé en Unité Centrale, l'adresse où doit être envoyé, en Mémoire Centrale, le catène en attente. Après avoir fait varier cette adresse d'une quantité indiquée par l'élément (ici +1 ou - 1), il la range dans le RAQ d'où elle avait été extraite, pour pouvoir l'utiliser pour le catène suivant. Il se tourne ensuite vers les demandes de transfert de quantités en instance.

Le dérouleur, de son côté, poursuit sa lecture jusqu'à épuisement du bloc c'est-à-dire de l'ensemble des informations comprises entre deux zones non écrites réservées aux arrêts. Il a ainsi exécuté sa mission, et demande un nouvel ordre en adressant une nouvelle DTI. Suivant les cas, il pourra recevoir une autre directive, comme nous l'avons vu plus haut, ou un ordre de mise au repos s'il n'y a plus de travail pour lui dans cette phase de programme.

Pour analyser ce qui peut se passer dans l'Unité Centrale entre l'expédition de ces ordres aux éléments, il faut détailler un peu la rédaction des programmes et l'organisation des instructions.

9.3. LE CODE D'INSTRUCTIONS

Rappelons d'abord que l'on classe souvent les machines, du point de vue programmation, d'après le nombre d'adresses de leurs instructions : on parle d'instructions à une ou deux... quatre adresses. Par exemple, une instruction à 3 adresses comportera le type d'opération (multiplication, etc.), l'adresse du premier opérande, l'adresse du second et enfin l'adresse où doit être rangé le résultat.

Le GAMMA 60 ne peut être rangé dans aucune de ces classes, car en réalité on peut avoir des instructions à une, deux, trois et quatre adresses. Ainsi considérées, ces instructions sont dites *complètes* et inscrites dans un nombre variable de catènes, chaque catène constituant ce que l'on appelle une instruction *canonique*. Au niveau du programme, l'instruction complète est traitée sans interruption, la simultanéité des séquences de programme étant une imbrication plus ou moins aléatoire des traitements d'instructions complètes.

Néanmoins, lorsque le DP qui traite les instructions a besoin d'effectuer un échange avec la Mémoire Centrale, il fait une demande DTQ comme un autre élément, puisque pendant ce temps il se peut fort bien (et c'est le cas général) que d'autres éléments accomplissent des échanges avec la MC.

Les instructions canoniques sont donc les catènes dont l'assemblage en nombre variable constitue les instructions complètes.

Elles se composent de 2 parties : une partie adresse contenant une quantité en binaire pur sur 15 bits, figurant selon les cas une adresse de MC ou une variable, un numéro d'élément ou une longueur, etc. et une partie -dite caractéristique définissant les vers types : ceux-ci peuvent se classer en 4 grandes catégories:

Instructions d'adresse	A
Instructions branchement	B
Instructions de coupure	C
Directives	D

Ne suivons pas l'ordre alphabétique, mais plutôt l'ordre logique de constitution d'une instruction complète.

a) *L'instruction de coupure* permet, nous l'avons vu, mettre en activité un élément. Elle désigne nommément cet élément en en donnant le numéro. Ses effets, nous le verrons plus loin sont assez complexes mais pour l'instant le principal est de garnir le registre d'adresse programme (RAP) de l'élément de l'adresse suivant sa propre adresse : ainsi, si la coupure apparue dans le DP était à l'adresse 748 et citait l'unité arithmétique, on mettra (sous réserve que cette unité ne soit pas occupée par ailleurs, mais nous verrons cela plus bas) l'adresse 749 dans le RAP de l'Unité Arithmétique ; les instructions qui dérouleront pour le compte de celle-ci seront celles es lignes 749, 750, 751, etc. On place en outre un indice d'occupation dans une position annexe du RAP, afin de mémoriser cet état d'activité de élément.

L'instruction de coupure permet également de regrouper des séquences lancées simultanément (grâce aux instructions SIMU étudiées plus loin), qui se déroulent par conséquent indépendamment les unes des autres et qui cependant doivent obligatoirement être toutes achevées avant de passer à la suite du traitement du problème. Dans ce cas, chacune des séquences renvoie (par branchement) à une même instruction C ; celle-ci cite l'élément qui va traiter (par exemple) les informations élaborées par les diverses séquences, mais en outre comporte le nombre d'appels qu'elle doit recevoir avant d'être validée (à la suite de chaque coupure, le

programmeur laisse un catène vide, ou catène vierge, dont nous verrons l'utilisation principale pour le fonctionnement de la chaîne de reprise, mais qui sert aussi à compter les appels déjà reçus). On maîtrise ainsi une difficulté propre à la simultanéité de programme, caractère spécifique du GAMMA 60.

b) *L'instruction d'adresse*, par opérations sur les RAQ assure la préparation de l'adresse qui va servir de point de départ aux échanges entre l'élément et la 'Mémoire Centrale. L'instruction d'adresse peut selon le cas, garnir le registre, ajouter ou retrancher une quantité déterminée au précédent contenu de celui-ci, ou enfin transférer ce contenu dans un registre de la Mémoire Centrale en vue d'une exploitation ultérieure. Dans une instruction complète, il peut y avoir autant d'instruction A que l'élément considéré possède de RAQ.

c) Nous avons déjà parlé de la *Directive* qui sert à mettre en activité l'élément. C'est la seule instruction qui soit envoyée aux éléments : suivant la complexité de ceux-ci, le nombre de directives et leur signification est très variable ; par exemple. l'Unité Arithmétique est capable de reconnaître 13 directives, dont celles d'Addition, de Multiplication, de Division, d'Arrondi, de multiplication par une puissance de dix, etc.

d). *L'instruction de branchement* permet la rupture de séquence ; on peut rencontrer des branchements systématiques ou conditionnels. Lorsque l'ordre de branchement doit être exécuté ³, le programme saute à la ligne indiquée.

Il y a une instruction très particulière qui devrait être classée dans les branchements si elle n'avait pas également des traits la rapprochant des coupures : c'est l'instruction de branchement simultané, dite SIMU, qui exploite la possibilité du GAMMA 60 de traiter indépendamment plusieurs séquences de programme en lançant simultanément une séquence nouvelle et la séquence normale située à la suite. Nous verrons d'un peu plus près son mécanisme dans l'étude du principe de la chaîne de reprise (c'est dans ce mécanisme que l'on trouve des traits de ressemblance avec les coupures).

Pour terminer cette étude rapide du code d'instructions, il faut mentionner les possibilités de manipulation des adresses figurées dans les instructions canoniques qu'offrent les fonctionnements de *différentielle* et de *substitution*. Le premier consiste à considérer cette adresse non comme une adresse complète mais comme un complément à ajouter au numéro de ligne de l'instruction pour obtenir l'adresse exacte (rédaction de programmes en adresses relatives), le second à remplacer cette adresse figurant dans l'instruction par son contenu en Mémoire Centrale (sous-programme rédigé indépendamment de son implantation dans un problème déterminé).

2.4. MISE EN OEUVRE DE LA SIMULTANÉITÉ:

CHAÎNE DE REPRISE

a) Lorsqu'une séquence de programme doit utiliser un élément, celui-ci, on l'a vu, est demandé, cité, par une *coupure*. Mais, par suite des simultanités, l'élément peut ne pas se trouver libre, travaillant au profit d'une autre séquence. Il est évident que la séquence considérée va être bloquée jusqu'à la libération de l'élément demandé. Mais il ne faut pas que le D.P., lui, soit bloqué, alors que d'autres séquences pourraient se dérouler sans attente. Il faut donc mettre en réserve la séquence bloquée, pour libérer le D.P. On constitue donc une sorte de file d'attente, appelée chaîne de reprise. A la suite de cette file d'attente se mettront toutes les séquences demandant cet élément.

On peut comparer le fonctionnement de la chaîne de reprise à l'évolution d'une file d'attente à un guichet: chaque personne qui se met à la queue est une séquence citant par une coupure l'élément considéré. A chaque fois, le guichetier ne traite le cas que d'une personne : c'est l'élément qui s'est libéré du travail précédent, et qui demande au D.P. le déroulement de la première séquence en attente. La file avance d'une personne, c'est la reprise de la chaîne.

³ Dans le cas d'un branchement conditionnel. il y a alors égalité entre le " numéro" du branchement et le numéro de la position d'un indice placé dans le catène qualitatif de l'élément. qui a ainsi pouvoir de décision sur le programme.

Il faut bien se représenter que cette chaîne, aussi longue que l'on veut, se constitue indépendamment de la façon dont la *reprise* s'effectue, comme dans l'analogie ci-dessus, l'arrivée des clients est indépendante du temps de traitement au guichet.

b) L'organisation logique permettant ce fonctionnement est le suivant : chaque élément possède en propre 3 registres : on a déjà parlé du premier qui n'est autre que le registre de l'adresse courante de programme (R.A.P.). Les deux autres, I1 et I2, qui se trouvent en Mémoire Centrale à des adresses spécialisées, servent au fonctionnement de la chaîne de reprise. Les séquences en attente étant représentées par l'adresse ou n° de ligne du catène suivant la coupure, le registre I1 gardera mémoire de la première séquence en attente, c'est-à-dire du premier maillon de la chaîne, le registre I2 conservera l'adresse de la dernière séquence, c'est-à-dire du dernier maillon.

On voit déjà que pour constituer la chaîne, ou accrocher un nouveau maillon, il faudra se servir de I2, tandis que pour reprendre la chaîne, c'est au registre I1 que l'on s'adressera.

Il reste à voir comment les maillons intermédiaires sont accrochés entre eux. Ceci se fait grâce au catène vierge laissé par le programmeur derrière P chaque coupure. Ce catène vierge est destiné à contenir (entre autres fonctions) l'adresse du maillon suivant dans la chaîne.

Chaque séquence en attente étant représentée par l'adresse du catène suivant la coupure qui n'a pu prendre effet, on les accroche les unes aux autres en mettant dans chacun de ces catènes vierges l'adresse du catène vierge de la séquence suivante. Ainsi, lors de la reprise, en appelant la première séquence à *passer* on trouve en même temps l'adresse de la séquence suivante qui va prendre sa place, le reste de la chaîne ne bougeant pas.

c) Pour être complet, il faut mentionner le processus, très particulier au GAMMA 60, mis en oeuvre par la coupure dite de simultanéité de programme ou SIMU. Cette instruction canonique permet lancer à partir d'un programme unique deux séquences dont les déroulements sont indépendants. On arrive en utilisant une chaîne de reprise du D.P. simu, tout en appelant l'instruction dont l'adresse est citée, met en réserve la suite du programme abandonnée provisoirement, grâce à la possibilité qu'a le D.P. de se constituer sa propre chaîne de reprise. Ceci permet au programmeur de suivre très fidèlement le découpage de son problème, en respectant les branches parallèles de son organigramme

d) Éléments virtuels.

La simultanéité de déroulements des programmes propre au GAMMA 60, pourrait introduire des difficultés

lors de l'utilisation de sous-programmes standards, s'il n'existait pas de dispositif de protection. Un exemple va montrer de quoi il s'agit.

Soit 2 programmes comportant tous deux un calcul de sinus ; il est évident que l'on ne va pas écrire deux fois la longue suite d'instructions permettant ce calcul. Ce sera un sous-programme unique auquel les programmes, principaux feront appel par un branchement. Mais une fois ce sous-programme exécuté, il faudra savoir retourner au programme principal dont on vient. On aura des programmes se présentant comme sur la fig. 3.

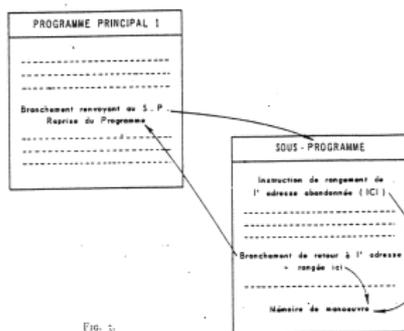


Fig. 3.

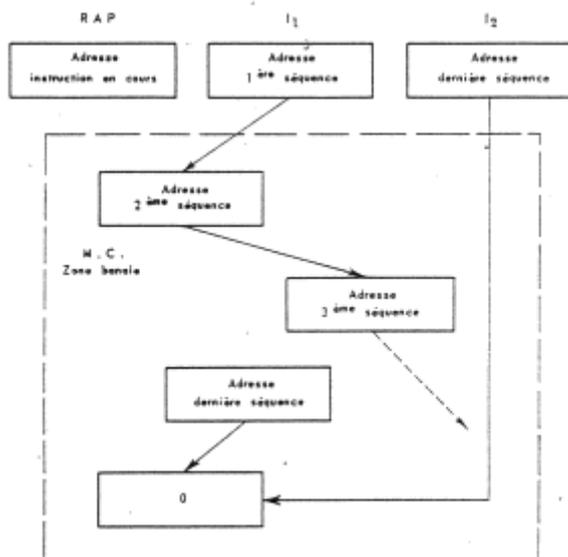


Fig. 4. - Principe de la chaîne de reprise. Les rectangles représentent

Une fois engagé dans le sous-programme de calcul de sinus, il doit être interdit au deuxième programme principal d'y faire appel, sous peine d'ôter toute possibilité de retour au premier. Pour empêcher toute simultanéité sur un sous-programme, on le *protège* en le considérant comme un élément virtuel, dont on constituera une chaîne de reprise. On peut assimiler ce procédé au *Block-system* des chemins de fer. Le sous-programme est protégé comme un *canton* par une instruction (coupure de mise au travail d'élément virtuel) qui place un signal *rouge* d'occupation. Une fois l'utilisation du sous-programme terminée, une autre instruction (libération d'élément virtuel) remet au *vert* le signal, et permet au programme en attente de

s'engager à son tour sur le canton libéré. Il suffit pour cela au programmeur d'affecter deux registres en Mémoire Centrale au sous-programme à protéger, registres qui jouent exactement le même rôle que les registres I1 et I2 d'un élément réel. Les processus de chaîne de reprise fonctionnent de la même façon. Effectivement, ce sont pratiquement les mêmes circuits de commande qui réalisent l'exploitation des chaînes de reprises des éléments réels, des éléments virtuels, et du D.P. (instruction simu).

3. DESCRIPTION FONCTIONNELLE DES ELEMENTS

Dans toute la machine, on peut distinguer deux types de circuits : les circuits de *positions* et les circuits de *commande*. Les premiers, constitués de registres et d'opérateurs (additionneurs, compteurs, comparateurs ...) servent à conserver et transformer les informations traitées. données introduites brutes et extraites élaborées. Entre ces registres et ces opérateurs, de simples paquets de fils assurent les communications nécessaires. Ces liaisons peuvent être autorisées ou interdites par de véritables interrupteurs électroniques (appelés interrupteurs de rythmes).

Les circuits de commandes, qui agissent sur les précédents par l'intermédiaire des interrupteurs de rythmes, sont des chaînes de mémoires unitaires réalisant l'enchaînement des opérations propres à la directive que l'élément a reçu. Au départ de la chaîne se trouve le décodeur qui -interprète justement cette directive. On trouve de place en place sur les chaînes de commande des barrières qui représentent des autorisations extérieures de poursuite (disponibilité de la Mémoire Centrale, validation par bouton dans les cas de fonctionnement en pas-à-pas, etc.). Ces circuits de commande sont quelquefois appelés programmes câblés par opposition au vrai programme qui, lui, peut varier.

Tous les éléments sont donc organisés de la même façon, mais évidemment leur complexité est très variable ; suivant leur performances et le degré d'urgence que présentent leur demandes de transfert, on les a répartis en 4 classes, chacune de ces classes ayant en commun ses circuits de liaisons avec l'Unité Centrale (dits circuits d'armoire).

3.1. CLASSE 0

Elle ne comporte que le calculateur logique et binaire et les circuits électroniques du pupitre (qui est un élément). Le pupitre comporte une machine à écrire, un perforateur de bande, un lecteur de bande, et des claviers permettant à l'opérateur de dicter des ordres au GAMMA 60. Cet ensemble peut d'ailleurs être rendu autonome.

Le calculateur logique effectue les 4 opérations arithmétiques en binaire pur (tandis que le calculateur arithmétique les effectue en binaire décimal) et un certain nombre d'opérations logiques, comme la réunion logique et l'intersection logique (par exemple la réunion logique de 101 et 110 est 111, l'intersection logique des mêmes nombres est 100). Il opère en série, ce qui conduit à un opérateur très simple.

3.2. CLASSE 1

Elle regroupe les éléments de traitement, entièrement électroniques : le Comparateur Général, le Traducteur, le Calculateur Arithmétique.

Le Comparateur Général, utilisé essentiellement pour les opérations de classement, d'interclassement, de tri, compare des quantités de 1 à 255 catènes, en binaire pur, sans exposant ni signe. Il compare deux quantités entre elles, ou une quantité par rapport à deux quantités fixes servant de références. Il possède également des directives permettant de transférer une zone de Mémoire Centrale dans une autre zone, ou d'effacer une zone de Mémoire.

Les principales fonctions du Traducteur ont déjà été décrites ; mentionnons seulement qu'outre les directives, le traducteur utilise une sorte de programme propre, constitué de clichés (sorte d'instructions courtes) qu'il demande au distributeur de quantités, tout à fait indépendamment du distributeur de programme.

Il est composé en fait de plusieurs sous-ensembles qui se comportent comme des éléments indépendants ; chaque sous-ensemble peut émettre des demandes de transfert pour son propre compte, en s'adressant à des chaînes de priorité locales.

Deux des sous-ensembles sont constitués par deux matrices planes (matrices de transposition et matrice d'interprétation des codes) et par les circuits logiques qui leur sont associés.

Deux autres sous-ensembles (sous-ensembles entrée et sortie) comprennent essentiellement des registres et des décompteurs permettant de commander les décalages dans ces registres.

Les deux derniers sous-ensembles (sous-ensembles directive et cliché) sont des organes d'interprétation des directives et des clichés agissant sur les circuits de commande, relativement complexes, qui harmonisent les multiples types de fonctionnement du traducteur.

La traduction proprement dite s'effectue à l'aide d'une table, placée par programme, dans une mémoire à noyaux magnétiques (matrice plane d'Interprétation des Codes), préalablement aux séquences d'utilisation du Traducteur. Chaque caractère (lettre ou chiffre) à traduire sélectionne une colonne (rangée, noyaux) qui contient son correspondant traduit dans le code voulu. Pour éviter une matrice trop volumineuse, on n'a pas prévu d'emmagasiner tous les codes possibles (dans les deux sens de traduction) et on regarnit par programme quand le besoin s'en fait sentir (par exemple en remplaçant le code I.B.M. par le code BULL. ou encore le code interne (cas de l'introduction) par un code externe (cas de l'extraction).

Le Calculateur Arithmétique est spécialisé dans le traitement des nombres écrits en semi-logarithmique et en décimal-binaire. Comme le Comparateur Général d'ailleurs, il travaille en parallèle, ce qui implique un additionneur assez volumineux mais aux circuits répétitifs. La multiplication est effectuée par dispositif original : un « multiplieur » compose permanence les produits par 2 et par 5 du multiplicande ; un opérateur décompose chaque chiffre du multiplicateur en facteurs (1, 2, 2 x 2) provoque le cumul des produits correspondants, on ramène ainsi chaque « tour de multiplication » 3 additions au maximum.

La division s'effectue à l'aide des mêmes opérateurs : on essaie de soustraire du dividende le diviseur multiplié par 1, 2 x 2 ou 5 et on compose ainsi chiffre après chiffre le quotient. Le reste est conservé ou rangé en Mémoire Centrale.

3.3. CLASSE 2

On nomme ainsi le groupe des mémoires auxiliaires à support magnétique : les tambours magnétiques et les dérouleurs de rubans magnétiques.

Les tambours, au nombre de 2 ou 4, ont leurs circuits logiques communs, qui assurent la sélection et la connexion du tambour choisi. tambour comporte 128 pistes de 200 catènes une capacité totale de 153 600 chiffres (par unité)

Les dérouleurs de ruban magnétique sont également reliés au reste de la machine par des unisélecteurs : chaque unisélecteur (il peut y en avoir 10) a accès à 12 dérouleurs au maximum, le nombre total de ceux-ci ne pouvant dépasser 48. Un dérouleur peut être desservi par 2 ou 3 U.S.

Les rubans eux-mêmes portent 8 pistes, les informations étant réparties en blocs de longueurs variables (de 16 à 4 095 catènes) chaque bloc portant l'indication de sa longueur pour en avertir le programme, l'utilisation du ruban est ainsi extrêmement souple.

Les blocs sont séparés les uns des autres par des zones non-marquées (espaces d'arrêt) et des zones de prise de synchronisme. Suivant la longueur des rubans (730 m ou 1 100 m) la capacité peut être 7 000 000 à 11 000 000 chiffres.

3.4. CLASSE 3

On range dans cette classe les entrées-sorties cartes (lecteurs et pistes de perforation) et les imprimantes. Les liaisons avec l'Unité Centrale sont assurées par un ensemble électronique appelé Multiplexeur : outre certaines fonctions de centralisation, celui-ci améliore le rendement du canal de liaison en intercalant les catènes en provenance ou à destination de ces éléments lents qui constituent la classe 3 (300 cartes /minute ou 300. lignes /minute).

S'il n'y a rien de très particulier à dire du matériel carte, il faut signaler que l'imprimante, dotée d'une mémoire à noyaux magnétiques (capacité une ligne d'impression) contrôle la frappe des caractères, en comparant colonne par colonne, la position du tambour portant les caractères à l'instant de la frappe avec le code du caractère correspondant inscrit dans la mémoire.

5. CLASSE 4

Cette catégorie comporte les entrées-sorties qui n'ont pas trouvé place dans la classe 3 : Ce sont des éléments à très faible débit et -de types - variés : actuellement sont disponibles les lecteurs de bande perforée et les perforateurs correspondants. Puis viendront les machines à écrire (permettant de poser des questions à la machine, d'y introduire données nouvelles, réservation de places, etc.) les téléimprimeurs, les dispositifs dits de magnéto-lectures (cartes marquées au crayon à trace magnétique) les lecteurs de caractères à bâtonnets magnétiques (dispositifs de lecture directe de chèques procédé BULL) et toutes les entrées-sorties à faible débit qui pourront être imaginés dans l'avenir.

Tous ces appareils sont raccordés, soit par le Multiplexeur de la classe 3, soit, s'ils sont trop nombreux, par un multiplexeur spécialisé.

L'organisation du GAMMA 60 a été conçue justement pour permettre ces adjonctions de matériels nouveaux, qui assurent des liaisons de plus en plus commodes entre notre monde et celui de la machine.

2e PARTIE : DESCRIPTION PHYSIQUE DU GAMMA 60

1. INTRODUCTION

La description fonctionnelle du GAMMA 60 qui a été faite précédemment laisse pressentir une assez grande variété d'éléments technologiques. La réalisation du GAMMA 60 fait effectivement appel à des technologies variées, depuis la commutation électronique jusqu'à la mécanique de précision.

Dans les paragraphes qui vont suivre, nous avons pensé qu'il serait intéressant pour les lecteurs de ne pas limiter l'exposé aux éléments purement électroniques et de dire au moins quelques mots des autres éléments.

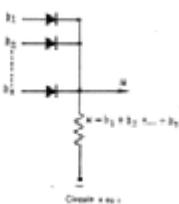
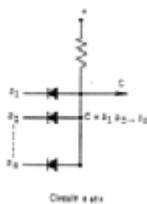
Nous nous placerons à plusieurs points de vue successifs : dans une première partie, nous étudierons les outils technologiques de base ; puis nous parlerons de l'assemblage de ces outils de base (implantation) ; connaissant les outils de base et la manière de les assembler, nous nous livrerons à une description succincte des différents éléments ; nous dirons enfin quelques mots des problèmes posés par la réalisation de la machine.

2. LA TECHNOLOGIE

2.1. LA COMMUTATION STANDARD

2.1.1. Sous le nom de commutation standard nous désignons les circuits de commutation utilisés dans la plupart des éléments de la machine pour réaliser les opérations logiques élémentaires nécessaires à l'accomplissement des différentes fonctions. Il est évident que les opérations logiques élémentaires doivent être enchaînées dans le temps de façon correcte.

Nous verrons que ces contraintes ont pu être résolues dans le GAMMA 60 en utilisant seulement trois sortes d'outils : l'amplificateur direct, l'amplificateur inverse, et l'interrupteur de rythmes. Avant de décrire ces trois outils, nous rappellerons que les opérations logiques les plus complexes peuvent toujours être ramenées à un enchaînement convenable d'opérations logiques élémentaires; que le choix des opérations logiques élémentaires n'est pas unique, mais que dans de nombreuses machines (et c'est le cas du GAMMA 60), les opérations élémentaires sont le produit logique, la somme logique, et la négation.



Bien que ces notions aient été souvent exposées dans des articles, nous rappellerons que les variables logiques à deux valeurs possibles (valeurs représentées par 0 et 1 dans l'algèbre de Boole, et représentées technologiquement

par l'absence ou la présence d'une tension, d'un courant, d'une aimantation ...) permettent de donner une définition simple des opérations dont nous venons de donner les noms.

La somme logique (appelée aussi *réunion* ou opération « ou » inclusif) de plusieurs variables est égale à 1 si l'une d'entre elles au moins est égale à 1.

Le produit logique (appelé aussi *intersection* ou opération « et ») de plusieurs variables est égale à 1 si toutes les variables sont égales à 1.

La négation (appelée aussi *barre*) d'une variable est 1 si la variable est 0, 0 si la variable est 1 (notation: inverse de $x = \bar{x}$).

Il est bien connu aussi que ces trois opérations peuvent être réalisées technologiquement à l'aide de circuits simples. Si l'on fait la convention (et c'est le cas du GAMMA 60) que la valeur 1 des variables logiques est représentée par une tension supérieure à la tension correspondant à la valeur 0, les deux circuits représentés ci-contre (Fig. 5) permettent de réaliser les opérations de produit logique (circuit "et" appelé aussi conditionneur) et de somme logique (circuit "ou" appelé aussi mélangeur). Quant à la négation, nous verrons qu'elle est effectuée par l'amplificateur inverse.

2.1.2. La structure "amplificateur direct"

Il semble à première vue que l'on puisse faire des enchaînements illimités de circuits « et » et « ou » afin de réaliser des opérations logiques de plus en plus complexes. En fait des considérations, sur le temps nécessaire pour parcourir les chaînes logiques, sur l'atténuation des signaux et aussi sur les possibilités de standardisation et d'implantation amènent à distribuer l'amplification à l'intérieur des chaînes logiques.

Des études, liées à la nature des pièces détachées employées, ont amené à limiter à deux le nombre d'opérateurs « et » et « ou » traversés par le signal entre deux étages d'amplifications. La logique GAMMA 60 est dite à *deux couches de diodes*.

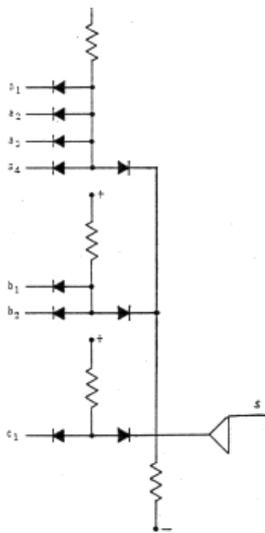


Fig. 6. — Une structure « Amplificateur direct ».
 $S = a_1 a_2 a_3 a_4 + b_1 b_2 + c_1$

La figure ci-contre (Fig. 6) représente symboliquement ce que nous appelons une structure amplificateur direct, c'est-à-dire l'amplificateur lui-même (symbolisé par un petit triangle), avec les deux couches de diodes qui lui sont associées.

Les entrées a_1, a_2, \dots, c_i des diodes des conditionneurs d'entrées sont reliées à la sortie d'autres structures, et la sortie S est reliée à des entrées de conditionneurs d'autres structures.

Chaque conditionneur comporte au maximum 4 diodes ; le mélangeur admet en mélange au maximum 6 sorties de conditionneur. Il en résulte que la fonction logique la plus complexe réalisée par une structure *amplificateur direct* peut être représentée par:

$$S = \sum_{i=1}^n a_i b_i c_i d_i$$

expression dans laquelle tous les a_i, b_i, c_i et d_i sont quelconques.

Un amplificateur direct peut attaquer au plus 6 entrées de conditionneur (on dit que son gain logique maximal est de 6 ou qu'il attaque au maximum 6 voies).

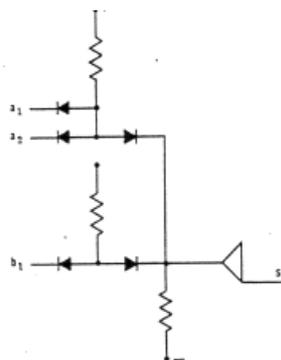
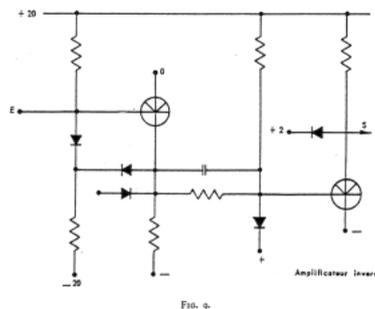
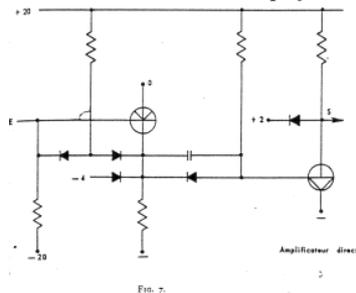
Les limitations sur le nombre d'entrées et le gain peuvent paraître arbitraires ; elles résultent en d'une optimisation: plus le gain à réaliser avec des éléments constitutifs donnés est grand, plus grand aussi est le retard apporté par la structure et l'examen des fonctions logiques complexes à accomplir a montré que le gain logique de 6 amenait à un bon compromis entre retard et volume de matériel.

Au point de vue technologique, nous nous bornerons à mentionner que les diodes sont des diodes germanium à pointes et que l'amplificateur direct est un amplificateur à deux transistors, à deux états stables. Le transistor d'entrée est un transistor PNP, monté en émetteur commun et muni d'un dispositif d'anti-saturation (contre-réaction) afin de gagner en rapidité à puissance d'attaque donnée ; le transistor de sortie est un NPN monté

également en émetteur commun et travaillant en saturation (afin de diminuer la dissipation à courant collecteur donné).

Le retard maximal introduit par une structure amplificateur direct est de $0,8 \mu s$. Ce chiffre correspond à un amplificateur chargé au maximum en entrées et sorties, attaquant les longueurs maximales Possibles de connexion dans une travée de baies GAMMA60, équipé de transistors vieillis, et dont les résistances ont dérivé de 5 % dans le sens le plus défavorable. Les retards mesurés ne dépassent guère la moitié de ce chiffre, ce qui assure une grande sécurité de fonctionnement à la commutation standard GAMMA 60.

2.1.3. La structure « amplificateur inverse »



Les généralités exposées à propos de la structure amplificateur direct restent valables pour l'amplificateur inverse. La commutation regroupée est la même (au maximum 6 conditionneurs de 4 conditions). Mais la sortie de l'amplificateur inverse est la négation (ou barre) de la -fonction logique présente à son entrée. Le gain logique maximal est encore de 6.

Au point de vue technologique, l'amplificateur inverse comporte 2 transistors, tous deux des PNP.

Le premier est monté en émetteur commun et est muni d'un dispositif d'anti-saturation. Le deuxième est monté en collecteur commun (émetteur suiveur) et fonctionne en saturation.

2.1.4. La structure « interrupteur de rythmes »

Le rôle de l'interrupteur de rythmes est d'assurer au sein des structures de commutation standard un cheminement correction de l'information, dont il régularise la propagation. Cette assertion un peu vague s'éclairera seulement au paragraphe 2.1.5, paragraphe dans lequel nous étudierons l'association des différentes structures.

Pour l'instant nous nous contenterons de décrire cette structure : comme son nom l'indique, c'est un interrupteur que l'on intercale entre une source centrale d'impulsions (rythmes) et l'utilisation éventuelle de ces impulsions.

Cet interrupteur est commandé, c'est-à-dire qu'il est fermé ou ouvert suivant qu'une certaine condition de fermeture est validée ou non.

Cette condition de fermeture est réalisée par un système de conditionneurs et mélangeur à diodes analogue à la commutation amont des amplificateurs GAMMA 60. Comme pour les amplificateurs, on peut regrouper en mélange un maximum de 6 conditionneurs de 4 conditions chacun.

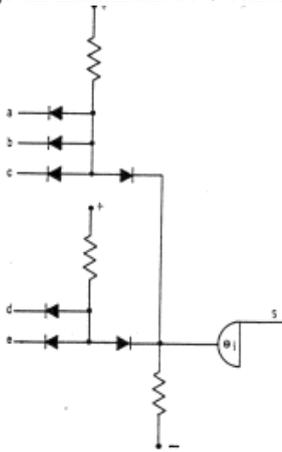


FIG. 10. — Une structure interrupteur de rythmes. L'interrupteur fournit sur sa sortie S l'impulsion θ_n si la condition : $(a\delta_c + \delta_e)$ est réalisée.

Sur le schéma (fig. 10), on a représenté symboliquement un interrupteur de rythmes par un demi-cercle; sa commutation amont a été représentée sous la forme qui nous est maintenant familière.

Il est nécessaire de préciser quelques points :

1° La source d'impulsions dont nous avons parlé est constituée en fait par 5 rythmes (dits technologiques) distribués dans toute la machine. Chacun de ces rythmes est formé d'une succession d'impulsions de $1 \mu s$ de durée se reproduisant toutes les $5 \mu s$. Les 5 rythmes sont décalés dans le temps ainsi que l'indique la figure ci-dessous (Fig. 11). Chaque interrupteur de rythmes est chargé de laisser passer (ou d'interrompre) l'un de ces 5 rythmes technologiques.

2° L'interrupteur de rythmes laisse passer l'impulsion θ_n si la condition logique de fermeture était présente pendant la microseconde précédant le début de θ_n . A cet effet, une diode de chacun des conditionneurs d'entrée reçoit un rythme θ_n . Les conditions présentes sur les autres diodes ne doivent pas changer pendant l'instant θ_n . On verra bientôt, la raison de ce décalage.

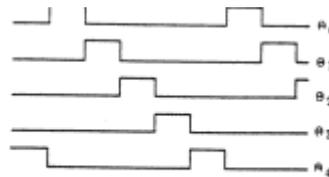


FIG. 11.

3° Un interrupteur de rythmes peut attaquer a maximum 30 voies logiques, c'est-à-dire que sa sortie peut être connectée au plus à 30 entrées de conditionneurs standards.

4° Au point de vue technologique, nous parlerons d'abord de l'étage de sortie de l'interrupteur de rythmes, qui est constitué par un transistor NPN dans le collecteur duquel est inséré le primaire d'un transformateur d'impulsions. La deuxième borne du primaire est connectée au rythme technologique. L'émetteur du transistor est à la masse ; le sens du courant de base définit l'état (ouvert ou fermé) du transistor-interrupteur. Grâce au décalage de temps de la commande (dont on a déjà parlé) cet interrupteur se trouve positionné au moment où l'impulsion se présente (transistor en saturation) ; on évite ainsi la simultanéité des transitoires de courant et de tension, ce qui permet de limiter la dissipation. Le transistor de sortie est muni en outre d'un dispositif de limitation du potentiel collecteur.

La commande de l'étage de sortie est assurée par un étage préamplificateur analogue à l'étage d'entrée de l'amplificateur inverse (transistor PNP monté en émetteur commun, muni d'un dispositif d'antisaturation). La liaison des deux étages est faite par transformateur.

Le transformateur de sortie possède un enroulement spécial (dit de maintien) qui permet de maintenir le transistor de sortie dans l'état passant pendant l'impulsion θ_n . Après passage de l'impulsion, il faut naturellement vider la base du transistor de la quantité d'électricité qui y avait été stockée. Ceci est simplement réalisé en connectant la base du transistor à une source négative.

5° Sur le secondaire du transformateur de sortie, on dispose d'une impulsion que l'on peut utiliser de deux façons:

- si l'une des bornes du secondaire est basée à une tension voisine de la tension correspondant à la valeur logique 0, l'impulsion se présente sur l'autre borne sous forme positive, c'est-à-dire que pendant la durée de l'impulsion la tension présente sur le conducteur actif a la valeur logique 1 ;
- si au contraire l'une des bornes est basée à une tension voisine de la tension correspondant à la valeur logique 1, le conducteur actif sera presque tout le temps à cette tension, et c'est seulement pendant le passage de l'impulsion que la tension du conducteur actif aura la valeur logique 0.

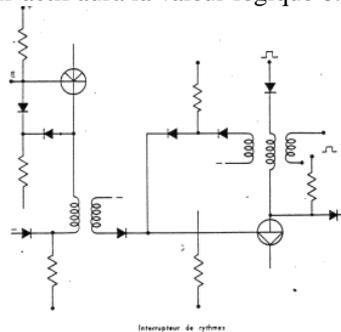


FIG. 12.

Dans le premier cas, on dit que l'interrupteur de rythmes est monté en interrupteur normal; dans le deuxième cas, on dit qu'il est monté en interrupteur barre. Ces deux montages sont réalisés simplement par connexions externes, et sont figurés dans les schémas logiques par le symbolisme de la figure ci-contre (Fig. 13) mais les structures technologiques sont identiques. Naturellement, il faut permuter les bornes conducteur actif et base en passant d'un montage à l'autre, puisque le transformateur reste le même.

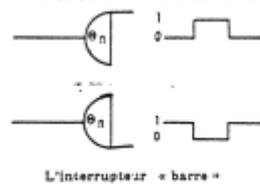


FIG. 13.

2.1.5. Association des amplificateurs et interrupteurs de rythmes

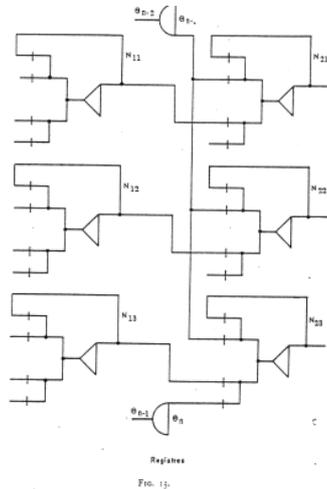
Nous allons indiquer quelques montages-type de structures standards. Dans nos schémas nous emploierons le symbolisme simplifié utilisé dans les schémas logiques du GAMMA 60. Les résistances de rappel des conditionneurs et mélangeurs ne sont pas figurées, les diodes de mélange non plus; quant aux diodes de condition elles sont représentées par un simple trait vertical.

2.1.5.1. Mémoires unitaires, registres, transferts. La position de mémoire unitaire est réalisée à l'aide d'un amplificateur direct, dont la sortie est ramenée en mélange sur l'entrée (circuit de maintien) Ceci réalise en fait un basculeur dissymétrique, sans qu'il soit nécessaire de créer un circuit spécial.

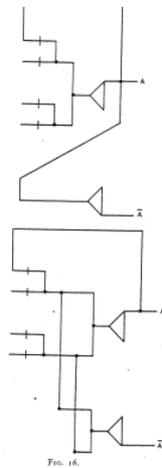
L'entrée en mémoire du signal A est autorisée par un rythme normal θ_n . Pour effectuer la remise à zéro de la mémoire, un rythme antérieur à θ_n (souvent θ_{n-1}) supprime le maintien pendant une μs .

Il est bien évident qu'une mémoire unitaire peut avoir plusieurs entrées (jusqu'à 5, puisque, sur les 6 conditionneurs d'entrée disponibles, un est utilisé pour le maintien).

L'association de plusieurs mémoires unitaires remises à zéro ensemble et échantillonnées ensemble constitue un registre parallèle. On a figuré ci-contre (Fig. 15) 2 registres de 3 positions, avec les 2 interrupteurs de rythmes assurant la remise à zéro du 2e et le transfert du 1er dans le 2e.



2.1.5.2. *Mémoires bipolaires.* Une mémoire bipolaire est constituée de l'association d'un amplificateur direct et d'un amplificateur inverse. Deux associations possibles sont figurées ci-contre (fig. 16). Dans la première, la sortie inverse n'est disponible qu'un retard d'ampli après la sortie directe. Dans la deuxième, les deux sorties sont disponibles simultanément, mais l'amplificateur A mémorisant le signal doit fournir deux voies logiques, au lieu d'une seule dans le premier cas.



2.1.5.3 . *Opérateurs.* Sous le nom d'opérateurs on désigne une association de structures susceptibles de remplir une fonction, telle que : addition, comparaison, comptage, etc. De façon générale, l'opérateur travaille sur un ou plusieurs opérandes qui, à l'instant θ , sont introduits par transfert (voir paragraphe 2.1.5.1.) dans le registre d'entrée de l'opérateur.

L'opérateur proprement dit est constitué par un ensemble d'amplificateurs convenablement connectés, que l'information met un certain temps à traverser, depuis l'instant θ_{n+1} , où elle est disponible sur les premiers étages de l'opérateur, jusqu'à l'instant θ_{n+p} , où, le plus long enchaînement ayant été traversé, tous les amplificateurs de l'opérateur ont atteint un régime statique. On peut alors à l'instant θ_{n+p} autoriser l'entrée de l'information élaborée dans le registre de sortie, à la sortie duquel le résultat se trouve disponible à partir de l'instant θ_{n+p+1} .

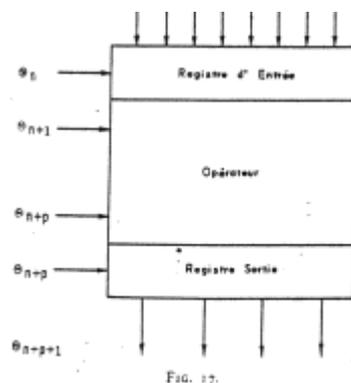


FIG. 17.

2.2.- LES MÉMOIRES A TORES MAGNÉTIQUES

On trouve dans le GAMMA 60 deux types de mémoires à tores magnétiques : des matrices planes de faible capacité (de l'ordre du millier de bits) présentes dans plusieurs éléments (unité centrale, traducteur, piste de lecture de carte), et une mémoire tridimensionnelle à grande capacité (de l'ordre d'un million de bits) qui est la Mémoire Centrale.

2.2.1. Matrices planes et circuits associés

Dans la description fonctionnelle du GAMMA 60, il est fait mention de registres appartenant à chaque élément GAMMA 60, mais situé en Unité Centrale, registres destinés à contenir les adresses de Mémoire Centrale où l'on peut trouver les opérands et les instructions nécessaires au fonctionnement de l'élément.

Il y a 128 Registres Adresses Programme (RAP) et 128 Registres Adresses Quantités (RAQ) ; ces registres sont regroupés sous la forme de deux matrices de tores magnétiques, dénommées Matrice Programme (MAP) et Matrice Adresses Quantités (MAQ).

Une adresse en Mémoire Centrale est, nous le verrons plus loin, définie par 15 poids binaires. A côté de cette adresse on fait figurer (sur 2 poids binaires) sa clé par 3. Dans chaque RAP on a besoin en outre de 2 indices d'occupation (l'indice unique en fait est dédoublé pour contrôle). Le contrôle de la sélection de la matrice plane nécessite enfin 2 bits par registre.

Les matrices planes de l'Unité Centrale sont donc constituées par 128 colonnes de 19 ou 21 tores.

On trouve également dans le Traducteur deux matrices - une matrice d'interprétation des codes (MIC) à 128 colonnes de 21 bits qui, convenablement garnie, permet les opérations de changement de code, et une matrice de transposition (MT) comportant 2 blocs de 12 lignes et 12 colonnes utilisée lors de la lecture des cartes perforées pour passer du mode de présentation des informations sur la carte perforée au mode de présentation utilisé en traitement.

La sélection de ces matrices est une sélection par tiers de courant, ce qui signifie que l'on polarise en permanence tous les tores en les faisant traverser par un courant I_p égal au tiers du courant nominal de basculement I_b , qui déplace la position de repos des tores du côté lecture. L'induction rémanente est sensiblement la même qu'en l'absence de polarisation, mais il faut un courant $2/3 I_b$ pour écrire un zéro et $4/3 I_b$ -en sens inverse pour écrire un "1".

Pour lire une colonne donnée, on envoie dans cette colonne un courant I_{XL} valant $2/3 I_b$, dans le même sens que le courant de polarisation. Les tores précédemment positionnés à 1 basculent et induisent un signal dans les fils de lecture qui les traversent (un fil de lecture est commun aux tores de même poids des 128 colonnes, il y a donc en tout une vingtaine de fils de lecture).

Pour écrire une colonne donnée, on envoie dans cette colonne un courant I_{XE} valant $2/3 I_b$ en sens inverse du sens du courant de polarisation. En outre, on envoie dans les tores que l'on veut positionner à 1 un courant I_{YE} valant $2/3 I_b$ grâce à un fil qui suit le même trajet que le fil de lecture.

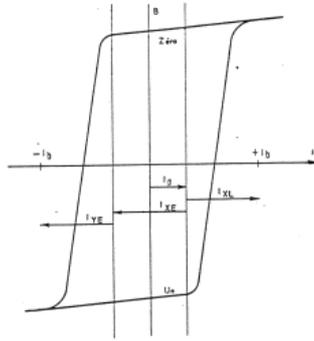


FIG. 18.

En fait, les circuits associés aux matrices étant des circuits à transistors, les courants I_{XL} , I_{XE} et I_{YE} sont fournis chacun par 4 fils parallèles traversés par $I_b/6$. Chaque tore est donc traversé par 14 fils.

Les courants de colonne sont fournis pour chaque matrice par deux générateurs de courant X (lecture et écriture) qui sont des bascules à transistors. L'impulsion qu'ils fournissent est aiguillée sur la colonne sélectionnée par la fermeture préalable d'un *interrupteur en l'air* (situé entre le générateur de courant et le fil à faire traverser par le courant) et d'un *interrupteur à la masse* (situé entre le fil et la masse). Il y a 8 interrupteurs en l'air et 16 interrupteurs à la masse par matrice pour la lecture, autant pour l'écriture. Les interrupteurs en l'air et à la masse sont des circuits à transistors commandés à partir de registres de sélection ; les registres de sélection sont réalisés en commutation standard. Il faut 3 poids pour sélectionner un des 8 interrupteur en l'air, 4 poids pour un des 16 interrupteurs-à la masse, soit en tout 7 poids pour sélectionner une des 128 colonnes de matrices.

Le *courant supplémentaire* nécessaire à l'écriture (appelé I_{YE} précédemment) doit être fourni seulement pour les poids que l'on désire positionner à 1.

La quantité à écrire est disponible dans un registre chaque amplificateur de ce registre peut, s'il contient un 1, fermer un interrupteur à la masse (situé entre le fil traversant les tores de même poids et la masse) ; le fil est connecté de l'autre côté à un générateur de courant $-Y$ fournissant au bon moment une impulsion de courant. Il y a un générateur de courant et un interrupteur à la masse par ligne, soit une vingtaine par matrice.

En ce qui concerne la lecture, l'organisation en est simple puisque, à chaque ligne, correspond un fil de lecture prélevant le signal de basculement des tores, signal qu'il suffit de mettre en forme et de mémoriser dans un registre comportant autant de poids que de lignes dans la matrice. Il est toutefois nécessaire d'intercaler entre le fil de lecture et l'amplificateur de lecture un modulateur chargé d'éliminer les perturbations se produisant en dehors des instants de lecture (perturbations dues principalement à la montée et à la descente du courant écriture). L'amplificateur, à contre-réaction, est équipé de transistors PNP. Le registre qu'il attaque est constitué de bascules à 2 transistors (PNP et NPN).

Une base de temps assure la coordination des différentes fonctions que doivent remplir tous les circuits que nous venons d'énumérer. Cette base de temps est synchronisée par les rythmes généraux de la machine. Le cycle écriture-lecture des matrices (comme celui de la Mémoire Centrale, comme nous allons le voir) a une période de 10 μ s.

Il est bon de signaler à ce sujet que plusieurs éléments du GAMMA 60 et en particulier les éléments centraux travaillent sur un cycle de 10 μ s partagé en 10 intervalles de 1 μ s. Ces 10 instants sont définis à partir d'horloges constituées de 10 interrupteurs de rythmes en cascade ne laissant passer chacun qu'une impulsion sur deux du rythme technologique (à fréquence double comme nous l'avons vu). Ceci est obtenu en conditionnant le déclenchement du premier interrupteur de la chaîne par un rythme spécial à 100 KHz, de durée 3 μ s, dénommé rythme F . Ce rythme F était de toute façon nécessaire pour fournir le courant lecture des matrices. Il est délivré ainsi que les 5 rythmes technologiques à 200 KHz (dont nous avons déjà parlé) par le distributeur central de rythmes, qui synchronise ainsi toute la machine.

2.2.2. Mémoire tridimensionnelle à grande capacité

La mémoire centrale du GAMMA 60, qui est, comme nous l'avons vu, une mémoire de transit, est une mémoire à tores magnétiques. Elle a une capacité beaucoup plus considérable que les matrices planes, puisqu'elle

comporte 2 à 8 blocs contenant chacun 4 096 catènes. Complètement équipée, elle comporte donc 32 768 catènes; chaque catène est constitué de 24 informations élémentaires, plus 3 positions de clé. La Mémoire Centrale peut donc contenir environ 900 000 bits.

2.2.2.1. Généralités.

Le volume de la Mémoire Centrale impose un mode de sélection des informations différent de celui des matrices planes, et d'ailleurs plus classique : la sélection coordonnée par demi-courant, que nous allons décrire.

Chaque bloc de Mémoire Centrale est assimilé à un parallélépipède sur lequel nous distinguons 3 coordonnées dénommées de façon classique X, Y et Z.

Les coordonnées X et Y sont les coordonnées de sélection, c'est-à-dire qu'un catène correspond à un X et à un Y donnés et se développe parallèlement à la coordonnée Z.

Dans un plan perpendiculaire à la coordonnée Z (plan XY), se trouvent 4096 tores répartis en 64 rangées de 64 tores.

Une adresse X (comprise entre 0 et 63), associée à une adresse Y (comprise entre 0 et 63 également) permet donc de désigner dans un bloc une rangée de tores parallèle à la coordonnée Z. :

Pour désigner l'adresse d'un des 32 768 catènes de la Mémoire Centrale, il faut donc 15 informations élémentaires réparties en :

- numéro de bloc (0 à 7 soit 3 bits)
- adresse X (0 à 63 soit 6 bits)
- adresse Y (0 à 63 soit 6 bits)

Appelons I_b le courant nominal de basculement des tores. Le courant $I_b/2$ est insuffisant pour obtenir le basculement.

Les opérations de lecture et d'écriture sont obtenues en combinant les ampères-tours apportées par des fils inducteurs traversés par le courant $I_b/2$.

Chaque tore est traversé par 4 fils :

1° Un fil de *sélection* X traverse tous les tores de même coordonnée X d'un plan XY. Les fils X de tous les plans XY d'un bloc sont mis en série. Le fil X_i traverse donc tous les tores de coordonnée X_i d'un bloc.

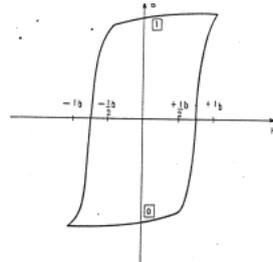


FIG. 21.

2° De même un fil de *sélection* Y traverse tous les tores de même coordonnée Y d'un plan XY. Les fils Y de tous les plans XY d'un bloc sont mis en série. Le fil Y_j traverse donc tous les tores de coordonnée Y_j , d'un bloc.

3° Un fil Z d'écriture traverse tous les tores de même coordonnée Z d'un bloc.

4° Un fil L de lecture traverse de même tous les tores de même coordonnée Z d'un bloc.

Pour la lecture, un courant $-I_b/2$ est envoyé sur chacun des deux fils X_i et Y_j , si l'on désire lire l'adresse (X_i, Y_j) . Les tores de l'adresse (X_i, Y_j) disposent donc d'un nombre d'ampères-tours égal à I_b . Ceux qui étaient positionnés à 1 basculent et induisent un signal dans le fil de lecture correspondant. Ceux qui étaient à 0 restent à 0.

Pour l'écriture, un courant $-I_b/2$ est envoyé sur chacun des deux fils X_i et Y_j , si l'on désire écrire à l'adresse (X_i, Y_j) . En outre, un courant $-I_b/2$ est envoyé sur le fil Z des plans XY où l'on ne désire pas écrire. Sur les tores correspondants on dispose donc d'un nombre d'ampères-tours égal à $(2\% -I_b/2) - I_b/2 = I_b/2$ insuffisant pour faire passer le tore de 0 à 1.

Les tores $(X_i, -Y_j)$ pour lesquels le fil Z n'est traversé par aucun courant disposent au contraire de $2\% -I_b/2 = -I_b$, et basculent de 0 à 1.

Le fil Z n'est donc pas à proprement parler un fil d'écriture, mais plutôt d'interdiction d'écriture.

On peut noter en outre que le processus d'écriture tel que nous l'avons décrit suppose que l'on a remis tous les tores à zéro (en faisant une lecture préalable). Il résulte de ce qui précède que la lecture est destructive puisqu'elle ramène tous les tores à zéro, et que, pour éviter une perte d'information, la lecture doit être suivie d'un réenregistrement.

Remarque

L'exposé très simplifié que nous venons de faire ne tient pas compte d'un certain nombre de difficultés, parmi lesquelles nous signalerons seulement le problème des *demi-sélections*.

On a vu que les fils de certains tores donnaient une composante globale d'ampères-tours égale à $I_b/2$.

En particulier, en lecture, si le tore $X_i Y_j$ est totalement sélectionné, les tores $X_i Y_k$ (avec $k \neq j$) et $X_i Y_j$ (avec $i \neq j$) sont demi-sélectionnés. Pour un tore entièrement sélectionné, il y a donc 126 tores demi-sélectionnés.

Or le cycle d'hystérésis des tores n'est pas parfaitement rectangulaire, et les tores demi-sélectionnés décrivent un petit cycle analogue au cycle fléché de la figure ci-dessous.

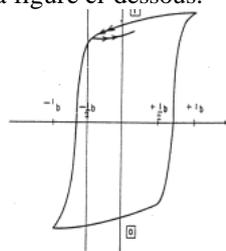


FIG. 34.

Lorsqu'on voudra lire un tore précédemment demi-sélectionné, on disposera donc d'une variation d'induction moindre.

En outre les 126 tores demi-sélectionnés (en même temps qu'un tore entièrement sélectionné) sont le siège d'une petite variation d'induction, qui est à l'origine de signaux parasites. On compense cet effet en adoptant une topologie particulière : le fil de lecture est tissé de manière à ce que les tores soient, le long de ce fil, opposés deux à deux, c'est-à-dire que le signal lecture de 1 parcourt le fil dans des sens opposés pour deux tores voisins.

Ceci a évidemment l'inconvénient d'obliger à redresser le signal de lecture suivant la polarité attendue avant de l'exploiter.

2.2.2.2. Circuits de sélection. Les circuits de sélection permettent, à chaque cycle, de lire ou d'écrire un catène choisi parmi les 32 768 catènes de la Mémoire Centrale.

L'adresse du catène à sélectionner est disponible sur un registre de 15 positions alimenté à chaque cycle à partir de l'Unité Centrale. (Ces 15 positions se répartissent en 3 positions de numéro de bloc, 6 positions d'adresse X, 6 positions d'adresse Y).

Deux positions supplémentaires accolées à ces 15 positions indiquent l'une si la Mémoire Centrale doit travailler, ou non au cycle considéré, l'autre si l'on veut lire ou écrire.

A partir des positions du registre d'adresse dont nous venons de parler, on commande des générateurs de tensions et des générateurs de courants qui permettent de faire passer un courant $\pm I_b/2$ dans les fils X et Y du catène à sélectionner.

Chaque bloc possède deux matrices de présélection à transformateurs, une pour la coordonnée X, une pour Y. Chaque matrice possède 64 transformateurs dont les secondaires sont fermés par les 64 fils X (ou les 64 fils Y). On sélectionne un transformateur par un *générateur de tension* (16 par matrice) et un *générateur de courant* (4 par matrice).

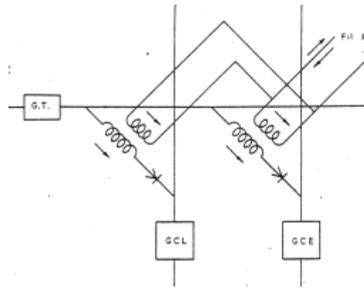


FIG. 23.

Le schéma (fig. 23) montre les connexions d'un transformateur entre le générateur de tension (GT) qui lui correspond, et les deux générateurs de courant lecture (GCL) et écriture (GCE). Pour une matrice de présélection complète, il suffit de mettre 16 GT, et 4 ensembles GCL - GCE. Le schéma complet, trop volumineux pour être reproduit ici, s'imagine aisément.

De ce qui précède, on pourrait conclure que la sélection X (ou la sélection Y) d'une mémoire centrale à 8 blocs exige 8×16 générateurs de tension et 8×4 ensembles GCL-GCE.

On verra en fait (au chapitre traitant de l'implantation) que les générateurs de tension sont communs à 4 blocs, et que les générateurs de courant sont communs à 2 blocs.

Il y a donc seulement deux groupes de 16 GT de sélection X ; on choisit l'un ou l'autre suivant la valeur de l'un des poids numéro de bloc. Et il y a seulement 4 groupes de 4 ensembles GCL-GCE; on choisit l'un de ces 4 groupes suivant la valeur des deux autres poids numéro de bloc.

En résumé, l'ensemble de la sélection de la Mémoire Centrale exige (sélection N. Y et numéro de bloc) :

- 64 Générateurs de tension,
- 32 Générateurs de courant lecture,
- 32 Générateurs de courant écriture.

Du point de vue technologique, signalons que le registre adresse (contenant l'adresse à sélectionner en provenance de l'Unité Centrale) est constitué par 17 basculeurs bistables à 2 transistors, ayant deux sorties symétriques. Comme on dispose de moins de $2 \mu s$ dans le cycle Mémoire Centrale pour faire toute la décodification de l'adresse, ces bascules doivent être relativement rapides (temps de basculement maximal toutes tolérances comprises inférieur à $0,4 \mu s$).

Les Générateurs de courant de sélection sont des circuits à tubes, comprenant chacun 2 tubes : un tube de commande (PM07), un tube de puissance (6 080). Le primaire d'un des transformateurs de présélection constitue la charge de plaque de la 6 080. Le courant parcourant le fil X (ou Y) doit être maintenu constant (à quelques pour cent près) pendant $2 \mu s$ environ. Ceci amène à compenser le courant magnétisant dû à la self parallèle du transformateur.

A cet effet le tube de commande reçoit sur sa grille, (outre la commande provenant du registre d'adresse à travers une décodification à diodes), une contre-réaction capacitive provenant de la cathode du tube de puissance. On compense en outre le vieillissement des tubes. Le courant nominal fourni est de 200 mA.

Les Générateurs de tension permettent au courant fourni par les Générateurs de se refermer vers la masse. Ces interrupteurs sont constitués en fait par des bascules à deux transistors. La seule difficulté provient des capacités parasites (plusieurs milliers de picofarads) à décharger entre le moment où la commande est disponible à l'entrée du générateur et le passage du courant issu du générateur de courant.

2.2.2.3. Circuits de lecture et écriture.

On a vu que chaque bloc comportait 27 fils de lecture chargés de recueillir le signal de basculement éventuel d'un tore sélectionné. Ces 27 positions correspondent au catène proprement dit (24 bits) plus 3 positions de clé. En fait, 4 fils de lecture spéciaux permettent de recueillir, en vue du contrôle de la sélection, la clé par 3 de l'adresse X (2 bits) et la clé par 3 de l'adresse Y (2 bits).

C'est donc en tout 31 fils de lecture que nous trouvons pour chacun des 8 blocs. La polarité du signal qu'ils portent dépend de l'adresse de sélection, comme nous avons déjà eu l'occasion de le signaler.

Les signaux correspondant sont regroupés par paquets de 8 signaux homologues sur un *modulateur* qui, outre la fonction de regroupement, assure le redressement éventuel de « la polarité dit signal. Il y a donc 31 modulateurs.

Après amplification, les signaux sont pris en mémoire dans un registre à 31 positions dénommé registre Z. le registre Z est la plaque tournante pour les informations entre le circuit lecture-enregistrement de la Mémoire Centrale et l'Unité Centrale ; en effet, l'entrée du registre Z peut recevoir, (outre la sortie de l'amplificateur lecture dont nous venons de parler), les impulsions à enregistrer venant de l'Unité Centrale ; de même, la sortie du registre Z attaque d'une part la liaison à distance vers l'Unité Centrale, d'autre part la chaîne d'écriture dont nous allons parler (cf. fig. 2).

En tête de la chaîne d'écriture nous trouvons 27 *préamplificateurs* Z attaqués par le registre Z (le réenregistrement des 4 positions supplémentaires de contrôle de sélection est systématique).

Chaque préamplificateur- attaque un générateur de courant Z.

Chaque générateur de courant Z est connecté, dans chaque bloc, au fil Z homologue.

Il faut ne permettre le passage du courant Z que dans l'un des 8 blocs. Ceci est assuré par la fermeture d'un *interrupteur à la masse*, commandé par le numéro de bloc sélectionné, situé entre la 2e extrémité du fil Z et la masse. Il y a donc 27 x 8 interrupteurs à la masse.

Remarque .

Rappelons que le courant Z est un courant d'interdiction d'écriture. Le générateur de courant Z ne doit donc laisser passer un courant que dans les positions doit l'on désire écrire un 0.

2.2.2.4. Circuits généraux - Base de temps.

La Mémoire Centrale reçoit depuis le Générateur Central de Rythmes les 5 rythmes technologiques à 200 KHz ainsi que le rythme F (dont nous avons déjà -parlé et qui permet d'obtenir à partir des rythmes à 200 KHz un jeu de rythmes à 100 KHz).

Ces rythmes servent à synchroniser la base de temps. Il est à noter toutefois que les circuits de la base de temps et de la Mémoire Centrale sont conçus pour permettre un fonctionnement correct dans une gamme étendue de durées de cycle : de 8 μ s -à 12 μ s.

L'Orchestration des diverses fonctions du cycle suppose une certaine variété de signaux dont les uns ont une durée ou un espacement liés à la durée du cycle complet, et les autres doivent avoir une durée fixe indépendante de la durée du cycle complet. La base de temps assumant la génération de ces signaux est constituée à partir de deux types de circuits : basculeurs à 3 transistors *drift* (au nombre de 11), amplis à 2 transistors associés à des lignes à retard (au nombre de 14).

Des amplificateurs de puissance permettent de délivrer les divers rythmes au niveau requis. Ces amplificateurs sont équipés de tubes (tube pilote PM07, et deux tubes de puissance 6 197 en parallèle) et existent en deux types (7,5 watts et 1.5 watts). La sortie est sur transformateur.

2.3. LES TAMBOURS

Nous ne nous attarderons pas sur la description du tambour et de ses circuits associés, car le tambour utilisé dans le GAMMA 60 est identique aux tambours des machines antérieures de la COMPAGNIE DES MACHINES BULL, qui ont déjà fait l'objet d'articles.

Nous rappellerons simplement quelques caractéristiques :

Le tambour magnétique tourne à 2 975 tours par minute, et la couche d'oxyde magnétique qu'il porte défile devant 128 têtes ; chacune de ces têtes assure les fonctions d'enregistrement et lecture.

Sur chaque piste on peut écrire 6 120 impulsions soit 204 catènes à 30 bits (outre les 27 bits habituels en GAMMA 60, il y a 2 espaces de garde et 1 bit de contrôle de parité). La piste comporte une zone neutre de 4 catènes(3 catènes vierges et 1 catène contenant le numéro de piste qui permet le contrôle de la sélection de piste). Par piste, 200 catènes sont donc disponibles pour l'utilisateur . le tambour peut contenir 25 600 catènes utiles. Le temps d'accès moyen est de 1/2 tour soit 10 ms.

Dans l'utilisation normale du tambour, on procède par transferts de nombreux catènes d'adresses successives ce qui limite considérablement le temps moyen de transfert.

L'enregistrement et la lecture se font en série sur le tambour. Les liaisons avec l'Unité centrale se faisant en parallèle, les circuits logiques associés au tambour doivent assurer le passage de parallèle en série et de série en parallèle. Cette conversion est d'ailleurs associée à un changement de rythmes. car le tambour possède des rythmes propres (à 300 KHz environ) qui sont asservis à la vitesse de rotation du tambour. Une piste spéciale appelée piste de référence porte des marques régulièrement espacées qui permettent l'asservissement.

2.4. LES DÉROULEURS DE RUBAN MAGNÉTIQUE

Avant d'exposer les particularités technologiques des dérouleurs de ruban et de leurs circuits associés, il est bon de rappeler que, fonctionnellement, un ensemble dérouleurs de ruban comporte :

- Les rubans et leur dispositif mécanique d'entraînement ;
- Les chaînes d'écriture lecture, comprenant les têtes d'écriture lecture, et des circuits technologiques assurant les fonctions d'écriture et de lecture.
- Les organes logiques permettant, à partir des informations brutes fournies par les rubans, de procéder aux transpositions et interprétations nécessaires, pour rendre ces informations compréhensibles à l'ensemble central de la Machine, et vice-versa.

Géographiquement, dans le GAMMA 60, les rubans et leur dispositif d'entraînement, ainsi que les têtes de lecture et les têtes d'écriture (qui sont distinctes) sont logés dans les appareils dérouleurs de ruban.

Les circuits technologiques des chaînes d'écriture lecture sont logés dans le Commutateur Écriture Lecture qui assure en outre un rôle de dispatching entre les organes logiques et les appareils dérouleurs de ruban. Les organes logiques, dénommés Unisélecteurs sont réalisés en éléments de commutation standard, et nous n'en reparlerons pas dans ce chapitre réservé à la technologie.

2.4.1. Les rubans magnétiques

Ce sont des bandes de mylar (de 12,7 mm de large) recouvertes d'oxyde magnétique.

Le ruban comprend 8 pistes d'enregistrement en parallèle.

Les informations sont enregistrées en modulation de phase ; c'est-à-dire que, si l'on désigne par A et B les deux états possibles de magnétisation de la couche, un 0 est représenté par le passage de l'état A à l'état B, un 1 est représenté par le passage de B à A, lors du défilement de la piste.

Ce mode d'enregistrement permet, à la lecture, une autosynchronisation par piste, comme nous le verrons plus loin.

Appelons *colonne* l'ensemble des 8 bits de même abscisse sur le ruban. Un catène occupe 4 colonnes successives; ses 24 bits et les 3 bits de clé associée sont inscrits sur 7 pistes, la 8e piste porte en chacune de ses positions la clé de parité de la colonne de même abscisse (contrôle supplémentaire propre au dérouleur). La densité d'enregistrement est d'environ 110 bits par cm sur chaque piste (300 bits par pouce), ce qui donne environ 30 catènes par cm.

Les rubans ont la longueur standard de 750 m. Compte tenu des zones perdues entre blocs d'information, on peut estimer la capacité d'un ruban de 750 m à 2 000 000 de catènes (soit 50 millions de bits).

Outre les blocs d'information qui font de 16 à 4 095 catènes, on trouve sur le ruban, en tête et en queue de ces blocs, des zones de servitude d'une longueur de 3 catènes (1 catène donnant la longueur du bloc, et 2 catènes portant une configuration caractéristique de 0 et de 1 permettant de déclencher l'autosynchronisation en lecture). Entre les blocs se trouvent des espaces d'arrêt marche (longueur 2 cm environ). Outre les blocs porteurs d'information normaux, on peut inscrire des blocs spéciaux ne comportant que des 0 sur les 16 catènes de longueur, et permettant de séparer les groupes d'articles inscrits sur le ruban (blocs-marque).

2.4.2. Le dérouleur de ruban

Nous nous attarderons peu sur la description du mécanisme d'entraînement du ruban et rappellerons seulement son principe.

Le problème à résoudre est d'obtenir en un temps aussi bref que possible la mise en vitesse et l'arrêt du ruban. La lecture et l'écriture ne peuvent en effet se faire correctement que lorsque le ruban défile devant les têtes à sa vitesse nominale de 1,90 m/s. le temps d'accélération ou d'arrêt est de l'ordre de 1 ms. L'accélération subie par le ruban est ainsi de plusieurs dizaines de g, et il ne peut être question d'appliquer cette accélération directement aux bobines portant le ruban.

On dispose donc entre les bobines et les têtes d'écriture et lecture deux réserves de ruban constituées par deux boucles de 1 à 2 m de longueur, en forme de U, plongeant dans des puits ayant la largeur du ruban et dont le bas est en dépression.

La mise en vitesse du ruban est obtenue en pinçant entre deux rouleaux dont l'un tourne en grande vitesse. Seules les boucles de ruban en réserve subissent l'accélération.

Les bobines réalimentent les réserves de manière ce que le bas des boucles tende à se trouver en permanence à mi-hauteur des puits ; à cet effet, la position du ruban dans les puits, est détectée par des manomètres testant la dépression en deux points voisins du milieu des puits, au-dessus et en dessous de la position normalement occupée par le ruban. Ces manomètres agissent sur des contacts déclenchant la rotation des bobines dans un sens tel que le bas de la boucle des rubans revienne entre les deux prises de pression.

Le rebobinage des rubans sans lecture, ni écriture se fait à vitesse plus élevée, avec un seul puits en service. Des trous placés près des extrémités de ruban permettent, grâce à un contact à dépression de stopper le rebobinage à temps.

4.4.3. Les têtes de lecture et écriture

Les têtes de lecture et d'enregistrement sont distinctes.

Il y a donc 8 têtes d'enregistrement (une par piste) groupées sur une même transversale du ruban, et autant pour la lecture.

La lecture est possible dans les deux sens de marche ; mais l'écriture n'est possible qu'en marche avant ; ceci à cause du contrôle d'écriture obtenu par relecture immédiate par la tête de lecture sous laquelle passe le ruban après la tête d'écriture.

Il résulte des valeurs déjà données de densité d'enregistrement et de vitesse de défilement que la fréquence d'exploitation est de 21 KHz par piste. Un catène est donc lu en 190 μ s.

Le fonctionnement simultané des têtes écriture et lecture pose un problème de diaphonie. Grâce à une étude poussée de la géométrie des têtes et des blindages, la distance des têtes écriture et lecture a pu être ramenée à 5 mm, ce qui a permis les intervalles réduits entre blocs indiqués plus haut.

2.4.4. La chaîne de lecture

.On a déjà vu quel était le mode d'enregistrement des informations sur le ruban (changement d'état de magnétisation dans un sens pour les 1, dans l'autre sens pour les zéros).

La première ligne de la figure 26. montre que l'on a aussi des changements d'état de magnétisation non significatifs lorsque plusieurs 1 (ou plusieurs 0) se suivent.

Le rôle de la chaîne de lecture est de retrouver le sens des changements d'état de magnétisation le long de la piste, en n'acceptant que les changements d'état significatifs.

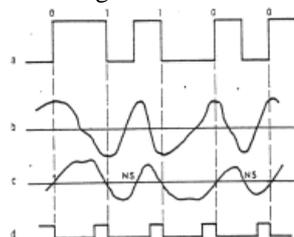


FIG. 26.

a — Magnétisation théorique de la couche.
b — Sortie de la tête de lecture.
c — Sortie du filtre différentiel.
d — Signal d'élimination des fronts non significatifs.

La magnétisation réelle de la couche ne présente évidemment pas des fronts aussi raides que ceux visibles sur la figure 26. La tête de lecture fournit un signal proportionnel à la dérivée du flux magnétique reçu par rapport au temps, donc analogue au signal dessiné sur la 2e ligne de la figure ; il présente des maximums aux endroits de changement de magnétisation.

Ce signal est appliqué à un filtre différentiel qui fait à tout instant la différence des valeurs du signal en deux instants distants de $14 \mu\text{s}$ environ ; sa sortie est représentée sur la 3e ligne de la figure. Cette sortie présente des passages à zéro aux endroits où la sortie de la tête de lecture présentait des extremums c'est-à-dire que l'on retrouve sur la sortie du filtre la même disposition des passages à zéro que sur la 1ere ligne représentant la magnétisation de la couche.

Une base de temps, (déclenchée, avant lecture du bloc proprement dit, par la lecture des deux catènes spéciaux encadrant le bloc dont nous avons parlé au paragraphe 4.1.), délivre un signal représenté sur la 4e ligne, positif pendant seulement 30 % de la période séparant deux fronts significatifs et juste avant ces fronts. Les fronts non significatifs (marqués NS sur la 3e ligne) se produisent toujours en dehors des instants pendant lesquels le signal de la base de temps est positif et sont donc bloqués.

Des détecteurs de passage à zéro donnent des impulsions brèves lorsque la sortie du filtre différentiel passe par zéro. Un détecteur Z, donne les passages du négatif au positif, un autre Z_0 les passages du positif au négatif. Le signal de la base de temps dont nous venons de parler permet de ne garder parmi ces impulsions que celles qui correspondent à des instants significatifs.

Par ailleurs il existe un circuit à seuil qui fournit un signal S_0 ou S_i si l'amplitude du signal dépasse le niveau du seuil. L'impulsion Z suivante n'est transmise aux circuits logiques que si ce dépassement a eu lieu. Les fonctions de ce dispositif sont les suivantes

1° Éliminer entre les blocs tous les signaux parasites : bruits, défauts, ruban. diaphonies, résidus d'effaçage, etc. ;

2° Faire un contrôle marginal au cours de l'écriture. Pour cela, le niveau nominal du signal étant 7,5 V, le seuil est placé

- en écriture à 2,5 V,

- en lecture à 1 V ;

2,5 V suffisent pour laisser passer les signaux affaiblis notamment par des défauts du ruban (on dit qu'il y a défaut si le signal descend au-dessous (le 40% du nominal).

La marge entre 2,5 V et 1 V permet d'être certain qu'un ruban relu après écriture sera encore lisible par la suite c'est-à-dire sur un autre dérouleur et avec d'autres circuits de lecture.

Du point de vue technologique la chaîne de lecture comporte :

- un préamplificateur à entrée symétrique; gain 20 env., 3 transistors
- un atténuateur d'ajustage du gain (0 à 6 dB)
- un filtre différence ;
- un amplificateur à sortie basse impédance (4 transistors) sur transformateur à 4 secondaires ;
- quatre détecteurs de zéro sortant les signaux Z_0 , Z_i , S_0 , S_i ;
- un circuit logique de validation des signaux Z en fonction de S_0 , S_i et de la base de temps, éliminant les Z non significatifs ;
- une base de temps fonctionnant par charge de capacité et utilisant un détecteur de zéro (5 + 3 transistors).

Organisation relative aux défauts

Le système est prévu pour *accepter des rubans ayant des défauts*, ce qui n'est pas le cas de tous les systèmes à ruban.

Quel est l'effet d'un défaut ?

- soit signal parasite entre les blocs dépassant le seuil (la norme est à 10 % du nominal.) ; (On peut alors croire qu'un bloc commence) ;
- soit signal trop faible dans le bloc, d'où perte d'information ; si cette perte concerne la zone caractéristique de début de bloc, les circuits logiques peuvent ne pas reconnaître l'arrivée du bloc et prendre le bloc suivant pour le bloc attendu.

Pour se protéger contre ces risques on utilise deux "bases de temps".

L'une vérifie que le signal Z reçu n'est pas isolé mais répétitif à 21 KHz environ, c'est en effet ce qui différencie un bloc et des parasites entre les blocs. Si le signal est isolé, le processus logique est remis à zéro ; cette disposition joue également en fin de bloc au cas où le compteur de catènes n'a pu jouer son rôle.

L'autre base de temps est lancée dès que le signal apparaît et sert à vérifier qu'un certain temps après on a bien reconnu la zone spéciale de début de bloc; on se protège ainsi contre un défaut sur cette zone.

Les dispositifs indiqués évitent donc tout fonctionnement logique anormal créant une confusion entre les blocs.

Si un défaut affecte l'intérieur d'un bloc, le bloc sera bien lu sans confusion mais il y manquera des informations ; le contrôle des clés décèlera ce manque. Dans tous les cas l'unisélecteur signale un « incident lecture » qui déclenche un programme, d'incident. Celui-ci commence par demander plusieurs essais de lecture avant et arrière, car le défaut peut être dû à de la poussière entre tête et ruban., Si ces essais sont sans résultat et qu'on est en cours d'écriture on efface le ruban sur une certaine longueur et on écrit plus loin ; si même plus loin l'écriture ne réussit pas, ou si on est en lecture, le programme demande une intervention du service entretien dont le premier geste sera de nettoyer la tête..

2.4.5. La chaîne d'écriture

Le principe de l'écriture est simple . un générateur de rythmes fournit deux trains d'impulsions brèves (2 μ s) de fréquence de récurrence 21 KHz. Le premier train correspond. aux instants où l'on désire changer le sens de la magnétisation (instants significatifs déjà mentionnés). Le deuxième train correspond aux instants équidistants des instants significatifs. (instants des fronts non significatifs déjà vus).

Par combinaison logique de ces rythmes et des quantités à écrire, on réalise une forme d'onde identique à la forme de magnétisation à obtenir.

Un amplificateur écriture permet d'appliquer aux têtes écriture cette forme d'onde.

Au point de vue technologique, nous signalerons que la précision du pas d'enregistrement exige que l'on dispose d'une référence de fréquence stable. Le générateur de rythmes comprend un oscillateur: piloté par quartz. L'oscillateur comprend 2 transistors.

La génération des impulsions est faite à partir de détecteurs de passage à zéro (analogues à ceux dont nous avons parlé dans la description de la chaîne de lecture), et de circuits à transistors amplificateurs sur lesquels nous ne nous étendons pas, la plupart des éléments étant des éléments de commutation standard.

La modulation (combinaison des rythmes et des quantités à écrire) est également réalisée en commutation standard.

Quant à l'amplificateur écriture. c'est un circuit à deux transistors assez voisin de l'amplificateur standard. L'amplificateur doit délivrer 30 mA à la tête d'écriture.

2.4.6. Les commutations

Pour des raisons d'organisation dans l'utilisation de la machine, notamment pour éviter de rembobiner et retirer sans cesse des bobines des dérouleurs, ce qui perdrait un temps machine précieux, il se trouve que la machine n'utilise jamais simultanément tous les dérouleurs.

Il est donc inutile de prévoir pour chaque dérouleur tous les circuits de liaison.

L'organisation type est à 3 ou 5 unisélecteurs avec jusque 24 dérouleurs (3 ou 5 étant seulement connectés à la fois) ; un second ensemble identique mais indépendant du premier peut être connecté en plus à l'unité centrale.

Pour réaliser la connexion variable entre unisélecteur et dérouleur, on intercale entre têtes et chaînes d'écriture ou de lecture des interrupteurs électroniques dont l'ensemble forme le «commutateur ». Chaque chaîne est liée à 12 interrupteurs dont un seul est validé par une commande logique provenant de la décodification du numéro de plot envoyé par le programme.

Du point de vue technologique, un interrupteur lecture est fait de circuits genre conditionneur à diodes silicium et travaille sur une paire de fils provenant du dérouleur par câble (type PTT) pouvant atteindre 30 mètres ; le niveau du signal y est de l'ordre du millivolt.

Quand on commute l'entrée d'une chaîne de lecture il s'y produit un choc de l'ordre de 50 mV qui sature tout.

L'amplificateur est étudié pour revenir au repos avant 3,5 ms.

Un interrupteur écriture consiste en un transistor NPN utilisé dans les 2 sens direct et inverse (entre émetteur et collecteur) pour envoyer 30 mA environ dans les deux sens vers la tête d'écriture.

A chaque dérouleur est associé un effaceur qui forme mémoire et peut continuer à fournir dans la tête écriture un courant de 50 mA même si le dérouleur est déconnecté.

D'autre part un *13e plot* permet de connecter un unisélecteur à un « dérouleur fictif » qui transforme et renvoie directement sans dérouleur les signaux écriture sur la chaîne lecture ceci pour l'entretien et le dépannage. Outre les liaisons indiquées ci-dessus il existe des liaisons de commande et de signalisations transmises par signaux tout ou rien et commutées par diodes. Les signaux en question sont les suivants :

Commandes

- Sens avant Mémorisé dans le dérouleur
- Sens Arrière Mémorisé dans le dérouleur
- Marche
- Rebobinage
- Mise en effacement
- Coupure effacement
- Lampe rouge: appelle l'opérateur entretien en cas d'incident
- Lampe verte : appelle l'opérateur ruban pour changer la bobine
- Mise en occupation.

Signalisations

- Interdiction écriture
- Approche fin de bobine
- Incident
- Dérouleur indisponible : rebobinage ou manipulation (lampes) ou en cours d'arrêt
- Faute d'appel : le dérouleur est déjà utilisé par un autre unisélecteur (mise en occupation) ou il n'est pas sous tension ou il est absent.

9.5. LES ÉLÉMENTS ÉLECTROMÉCANIQUES

Nous ne ferons qu'une rapide description des éléments électromécaniques (éléments de classe 3), car nous pensons qu'ils intéressent moins les lecteurs de cette revue.

Nous rappellerons, avant de décrire les 3 principaux éléments de classe 3, que leur liaison à l'unité centrale se fait par l'intermédiaire d'un multiplexeur, capable de desservir un maximum de 20 éléments. Il est d'ailleurs possible de connecter un autre multiplexeur sur un canal disponible de l'unité centrale, pour une installation où ce nombre de 20 éléments serait jugé trop faible.

15.1. *Le lecteur de cartes*

Il permet l'introduction de données à partir de cartes perforées à 80 colonnes, à la vitesse de 300 cartes à la minute.

Les cartes sont introduites manuellement sur une rampe inclinée pouvant recevoir 3 000 cartes. Un dispositif automatique prélève dans cette réserve un nombre de cartes suffisant pour que le magasin d'alimentation proprement dit contienne environ 500 cartes.

La carte inférieure du magasin est prélevée par un dispositif classique à couteau et introduite dans la piste de lecture. La piste comprend deux parties disposées suivant les deux branches d'un V. La première branche descendante est la partie opératoire, où la carte passe par 6 postes successifs dont les deux premiers, ainsi que le 4e et le 5e sont équipés de brosses de lecture de 80 balais. La branche montante du V comprend 3 pistes d'éjection conduisant les cartes vers les cases de réception sélectionnées, grâce à des clapets mécaniques.

Les 3 magasins de réception comprennent : un magasin normal, constitué par une rampe très légèrement montante située, au-dessus de la piste en V, pouvant contenir 3 000 cartes, et, outre ce magasin, 2 cases spéciales pouvant contenir 800 cartes chacune environ.

Le magasin d'alimentation et les postes opératoires sont dotés d'embrayages indépendants. On peut donc arrêter ou poursuivre le mouvement des cartes à volonté. Des contrôleurs de piste observent le défilement des cartes à chaque poste et permettent de, coordonner et de contrôler la progression des cartes.

La présence de 4 brosses lecture donne une grande souplesse, et permet la sélection en fonction de codes portés par des cartes successives, et la mémorisation d'informations pendant plusieurs cycles.

2.5.2. Le lecteur perforateur de cartes

Il permet la lecture des cartes perforées et la perforation des cartes à la vitesse de 300 cartes à la minute.

La structure de cet élément est très analogue à celle du lecteur. La différence principale réside dans le fait que le 4^e poste de la partie opératoire comporte, au lieu d'une brosse de lecture, un outil de perforation ligne à ligne et un avancement pas à pas. Cet avancement est assuré par un dispositif à griffes spéciales, dénommées « arêtes de poisson », qui assurent un positionnement précis de la carte pendant la perforation et son avance ligne à ligne à très grande vitesse (10 ms pour l'avance et la perforation d'une ligne).

En outre le lecteur perforateur peut être équipé d'une piste secondaire destinée à l'alimentation de cartes vierges. et comportant un magasin d'alimentation de 800 cartes, une piste rejoignant la piste principale devant le poste de perforation. Ceci lui donne une grande souplesse d'exploitation.

La perforation est naturellement contrôlée par relecture lorsque la carte passe sous la dernière brosse.

2.5.3. L'imprimante

L'imprimante permet l'impression de lignes de 120 caractères alphanumériques à la vitesse de 300 lignes à la minute.

Le principe d'impression est simple : un tambour porte-caractères tourne à 300 tours /minute autour d'un axe parallèle au feuillet à imprimer. Les caractères sont répartis sur 120 couronnes de ce tambour (sur chaque couronne il y a 26 lettres, 10 chiffres et 24 caractères spéciaux soit 60 caractères en tout).

Des plaques amovibles (120 en tout) sont disposées en face de chaque couronne de caractères et comportent un marteau qui, sélectionné au bon moment, frappe le papier et l'applique contre le tambour au moment où le caractère sélectionné passe en face de la ligne que l'on est en train d'imprimer. Un papier carbone est interposé entre le tambour et le papier.

L'avancement du papier est contrôlé interligne par interligne. Le nombre d'interlignes de 4,24 mm de chaque saut est commandé à volonté par le programme, et peut aller jusqu'à 255 interlignes par saut. Toutefois, seuls les sauts de moins de 10 interlignes se font sans perte d'un cycle d'impression (12 vitesse maximale d'entraînement est de 135 cm/s). L'avancement du carbone est réglable de 0,5 à 3 mm à chaque ligne. Il est possible d'ajouter un 2^e entraînement de papier, ainsi qu'un 2^e carbone, ce qui permet l'impression simultanée de deux états juxtaposés ou superposés.

3. L'IMPLANTATION

3.1. LES BAIES STANDARD

La commutation standard du GAMMA 60 est implantée sous une forme physique elle-même très standardisée que nous allons décrire rapidement.

3.1.1. Boîtiers et plaquettes

Les amplificateurs et interrupteurs de rythme (à l'exclusion de la commutation à diodes et résistances qui leur est associée) sont uniformément implantés dans des boîtiers constitués par un élément de circuit imprimés de 6 x 16,5 cm. A ce circuit imprimé sont liés un connecteur et une poignée d'extraction. Le circuit imprimé présente 3 indentations, accessibles sur boîtier monté, reliées à l'entrée, à la sortie, et à l'entrée du 2^e transistor de la structure. Ces indentations permettent soit de visualiser l'état des points correspondants, soit de forcer la structure dans un état logique donné.

La commutation à diodes et résistances des structures est implantée dans des plaquettes constituées par un circuit imprimé entièrement pris dans un cadre en matière plastique moulée. Ce cadre mesure 13,5 x 8 cm et comporte sur ses petits côtés deux connecteurs l'un mâle, l'autre femelle. Le nombre de types de circuits imprimés de plaquettes est très réduit ; l'un d'eux résout d'ailleurs la grosse majorité des cas ; par contre, il y a

une assez grande variété de types de plaquettes câblées (plusieurs centaines) qui diffèrent par l'emplacement des éléments. La position choisie pour les diodes de condition permet de relier une entrée donnée à un commun de conditionneur choisi parmi 6 possibles. La position choisie pour les diodes de mélange permet de relier chacun des 6 communs de conditionneur à un commun de mélangeur choisi parmi 3 possibles.

3.1.2. La « Section »

L'ensemble de 4 structures GAMMA 60 est une unité d'implantation appelée *Section*.

La Section comprend essentiellement 4 boîtiers enfichés côte à côte sur un omnibus de distribution de tensions, et 2 plaquettes associées aux 4 boîtiers.

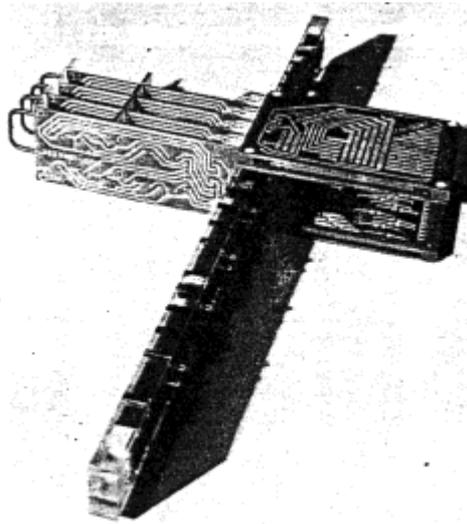


FIG. 29. — Une « section » GAMMA 60, constituée de 4 « boîtiers » et 2 « plaquettes » montés sur un omnibus tension.

La photo no 1 permet de comprendre l'agencement physique de ces éléments.

On notera simplement que les plaquettes sont enfichées sur un connecteur de deux fois 16 bornes (dénommé connecteur de câble latéral) dont nous reparlerons au paragraphe 3.1.3., et que les boîtiers sont enfichés à la fois sur l'omnibus de tensions par la zone médiane de leur connecteur et sur les plaquettes par les zones extrêmes de leur connecteur.

Chaque plaquette est, par dessin de son circuit Imprimé, en relation avec deux sorties de boîtier et 3 entrées de boîtier.

Les sorties de boîtiers sont ramenées par un simple strap de la plaquette aux bornes extrêmes du connecteur câble latéral. Les 14 autres bornes du connecteur câble latéral sont réparties par la plaquette sur un maximum de 6 conditionneurs comme nous l'avons vu. Du fait que chaque plaquette accède à 3 entrées de boîtier, deux des boîtiers de la section sont en relation avec les deux plaquettes, et l'on peut dire que les 4 boîtiers de la section mettent en commun un pool de 28 entrées de condition pouvant être réparties en 12 conditionneurs.

Ces dispositions ont été prises pour permettre de loger les rares amplificateurs chargés au maximum en commutation (6 conditionneurs de 4 diodes) quitte à ne pas mettre tous les boîtiers de la section, tout en évitant de perdre trop de place, ce qui aurait été le cas si l'implantation permettait à tous les amplificateurs d'avoir leur commutation amont maximale.

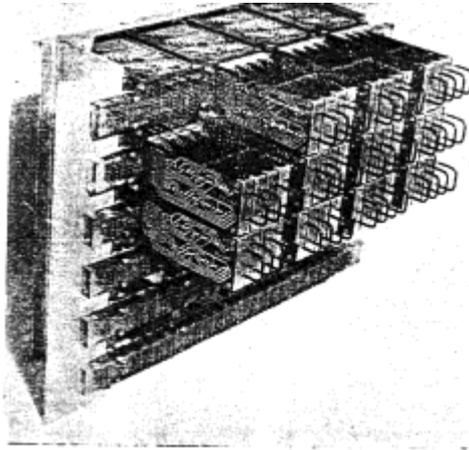


FIG. 30. -- Un « alvéole » du GAMMA 60, partiellement monté.

3.1.3. La baie (partie logique)

Entre les boîtiers de deux sections voisines, il reste une place de la largeur d'un boîtier dans laquelle on glisse un boîtier contenant des découplages de tensions.

Un omnibus peut recevoir quatre Sections côte à côte.

Sept omnibus placés l'un en-dessous de l'autre forment une unité d'implantation appelée *alvéole*.

L'alvéole contient donc 28 sections.

Un ensemble d'alvéoles constitue une *baie*. Il existe deux types principaux de baies : le 1er type comprend 6 alvéoles (3 en hauteur, 2 en largeur), le 2e type comprend 9 alvéoles (3 x 3). Pour les éléments de classe III, il existe aussi des baies de hauteur moindre (2 alvéoles en hauteur).

Les baies sont normalement associées par paires ayant en commun une organisation unique de distributions de tensions et de rythmes. Les baies de 3 alvéoles en largeur peuvent toutefois être autonomes.

Entre deux alvéoles superposés subsiste une hauteur égale au pas normal des omnibus. Cette hauteur est utilisée du côté des boîtiers, pour la ventilation, de l'autre côté pour la distribution des rythmes (voir plus loin).

Les omnibus situés à même hauteur dans une baie constituent ce que l'on appelle un *rayon*.

Vus du côté opposé aux boîtiers (côté câble latéral), les connecteurs câble latéral présentent sur chacune de leurs bornes deux trous borgnes coniques pouvant recevoir des fiches AMP (éléments de connexion sertis sans soudure). Les fils de connexion circulent dans des chemins de câble délimités par les connecteurs.

Un quadrillage de masse très efficace est constitué par l'ossature de baie et est complété par des bandes métalliques placées au fond des chemins de câbles et vissées sur l'ossature.

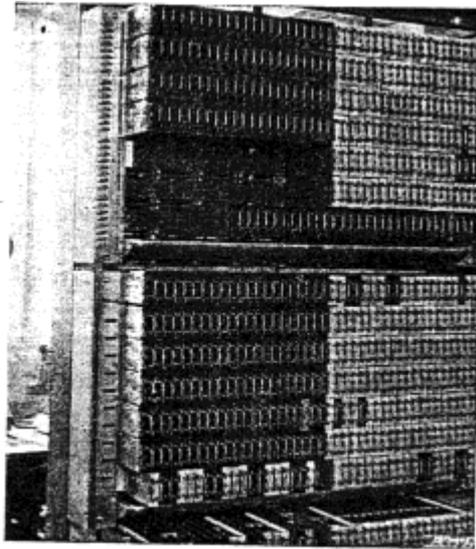


FIG. 31. — Une baie GAMMA 60 (vue partielle).

3.1.4. La baie (distribution des tensions)

Prenons le cas général d'une paire de baies. Les servitudes communes (tensions et rythmes) occupent la partie verticale située entre les baies, et le socle des deux baies.

A partir des armoires d'alimentation, les tensions arrivent par un groupe de câbles (dénommés *boas*) qui aboutit sur la paire de baies dans le bas de partie médiane. Des découplages importants (réalisés par condensateurs à anode gravée) sont installés dans le socle des baies. Ce socle contient en outre des régulations de tension à transistors pour tensions susceptibles de présenter les plus fortes variations de débit.

Puis les tensions sont regroupées sur un omnibus vertical (situé côté boîtiers dans la zone entre baies). De là les tensions sont distribuées aux omnibus horizontaux portant les boîtiers, ainsi qu'à des omnibus spéciaux de petite dimension, situés côté câble latéral et qui servent à baser les seconds des transformateurs d'interrupteurs de rythmes.

Entre le gros omnibus vertical et les omnibus horizontaux sont disposés des boîtiers de connexion assurant une protection locale par fusibles et des boîtiers (dénommés *boîtiers margeurs*) permettant d'insérer dans le circuit de certaines tensions une alimentation extérieure d'appoint permettant, par variation de ces tensions, de détecter les structures (dites marginales) qui tout en fonctionnant normalement au nominal, ne supportent pas de grandes variations de tensions d'alimentation.

En outre deux tensions (définissant les courants de voie des structures) peuvent être margées sans alimentation extérieure d'appoint, grâce à deux potentiomètres situés au-dessus de l'omnibus vertical de tensions.

3.1.5. La baie (distribution des rythmes)

A partir des armoires de génération de rythmes, les rythmes arrivent sur des bifilaires blindés aboutissant dans le bas de la zone entre baies.

De là les rythmes sont envoyés sur un omnibus vertical de rythmes, situé entre les baies mais du côté câble latéral. En fait des boîtiers spéciaux, enfilés sur cet omnibus, reçoivent le rythme (sur transformateur) et le cadrent convenablement grâce à des diodes de limitation.

Les 5 rythmes technologiques sont distribués à cet omnibus vertical à des omnibus horizontaux accolés aux omnibus horizontaux de tension, dans les rayons qui comportent des interrupteurs de rythme. On a constitué en effet des rayons homogènes d'amplificateurs et des rayons homogènes d'interrupteurs de rythme. .

Ces derniers sont, en règle générale, le 1^{er} ou le 7^{ème} rayon d'un alvéole. Ils se trouvent donc proches du rayon intermédiaire inter-alvéoles (dont nous avons parlé et qui permet de baser convenablement les sorties d'interrupteurs de rythmes).

3.1.6. La baie (ventilation)

Si nous nous souvenons du type d'implantation adopté pour les boîtiers et les plaquettes, nous marquons que les plaquettes délimitent des canaux horizontaux et que les boîtiers (à condition de mettre à la place des boîtiers absents des boîtiers vides) délimitent des canaux verticaux. Ces canaux sont utilisés pour la ventilation.

A cet effet, un ventilateur est situé dans chaque baie (au voisinage du bas de l'omnibus vertical de rythmes). Il débite dans une colonne verticale d'admission (qui constitue en fait un des montants l'armature générale de la baie).

Cette colonne d'admission est percée d'orifices, permettant à l'air d'accéder directement aux canaux horizontaux (entre plaquettes).

Le canal entre alvéoles est alimenté de même, mais, côté boîtiers, aboutit dans un déflecteur placé entre les boîtiers de deux alvéoles superposés et permettant d'alimenter les canaux verticaux de ventilation constitués par les boîtiers (voir photo n°6)

Le deuxième montant vertical de la baie sert de colonne de reprise pour l'air des canaux horizontaux.

Un deuxième ventilateur assure dans chaque baie la ventilation des socles.

-Les deux ventilateurs peuvent être supprimés et remplacés par une arrivée d'air pulsé, si l'installation de la salle le permet.

3.1.7. La baie (dispositifs de maintenance)

Un poste de maintenance est disposé dans chaque paire de baies, au-dessus de l'omnibus vertical tensions.

Outre les potentiomètres permettant de faire varier deux tensions, dont nous avons déjà parlé, le poste de maintenance comprend des possibilités de mise sous tension et hors tension locales, et plusieurs dizaines de voyants permettant la visualisation de l'état logique d'un certain nombre de structures de la baie correspondante. Un commutateur de sélection des visualisations porte à plusieurs centaines le nombre de structures dont l'état logique peut ainsi être visualisé.

Des signalisations d'incident indiquent, le cas échéant, les défauts des distributions de tension et de rythmes.

Des postes de forçage amovibles peuvent être disposés sur les montants latéraux de baie. De cordons branchés sur ces postes peuvent être connectés aux cornes de forçage dont nous avons signal la présence sur les boîtiers, et permettent de force à 0 ou à 1 à volonté l'état logique d'une structure.

3.1.8. Liaisons entre baies

Les liaisons logiques entre baies éloignées sont réalisées en bifilaire blindé d'impédance caractéristique 100 Ω .

La structure émettrice est toujours un interrupteur de rythmes. A l'arrivée comme au départ le bifilaire est connecté à un transformateur, ce qui supprime les problèmes d'équipotentialité des masses entre baies éloignées.

Les baies situées côte à côte peuvent en revanche être reliées par des jarretières courtes réunissant des connecteurs latéraux analogues aux connecteurs du câble latéral.

3.1.9. Les zones à matrices planes

Certaines baies standard comportent une ou plusieurs matrices planes dont nous avons décrit les éléments.

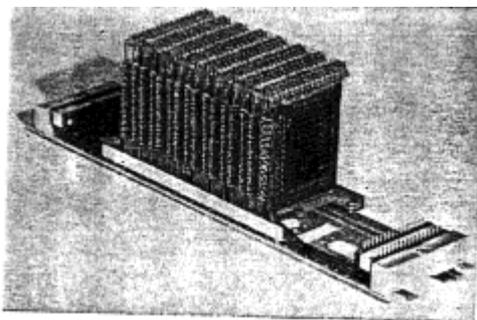


Fig. 22. — Mémoire à noyaux magnétiques à deux dimensions.

L'implantation de ces matrices et de leurs circuits associés a été faite de manière à s'inscrire dans le cadre de l'implantation standard.

Le bloc matrices planes occupe la place des connecteurs latéraux et des plaquettes de deux rayons superposés. Sa longueur est de 4 sections.

Bien que fonctionnellement il s'agisse d'une matrice plane, les 128 colonnes qu'elle comporte ne sont pas physiquement disposées dans un même plan. Les 128 colonnes sont en fait réparties dans 8 plans placés côte à côte et ne comportant chacun que 16 colonnes.

Tous les circuits associés aux matrices sont répartis dans des boîtiers ou plaquettes non-standard au point de vue câblage, mais standard au point de vue forme et implantation. Pour une matrice plane, deux alvéoles superposés sont occupés par ses circuits associés.

Certains circuits (générateurs de courant, boîtiers de rythme F) occupent des boîtiers doubles (épaisseur double des boîtiers standard).

Les circuits les plus répétitifs sont constitués par les éléments de la chaîne de lecture. Une chaîne de lecture (modulateur, préampli, ampli) occupe les 4 boîtiers d'une section. Rappelons qu'il y a 19 ou 21 positions parallèles en lecture.

Une alimentation spéciale est nécessaire pour les circuits associés de matrice plane ; elle est logée dans le socle de la baie comportant la ou les matrices. Un omnibus spécial situé sur la partie latérale des alvéoles à matrices amène ces tensions aux omnibus horizontaux.

3.2. LA MÉMOIRE CENTRALE

La Mémoire Centrale comporte trois zones : au centre la zone des blocs, entourée de part et d'autre de la zone des châssis à tubes et de la zone des circuits à transistors.

3.2.1. La zone des blocs

Le bloc de Mémoire Centrale comprend 27 plans de 4 096 tores (64 x 64) disposés côte à côte; 2 plans supplémentaires contenant seulement chacun 2 lignes incomplètes de tores permettent le contrôle de sélection. De part et d'autre de ces 29 plans sont disposées les matrices de transformateurs de décodification. Chaque matrice comporte 64 transformateurs enfichables (disposés en 8 rangées de 3). Ces transformateurs sont reliés aux connexions de sélection X et de sélection Y constituées par des straps allant de plan en plan (des cosses reliées aux fils X et Y sont présentes à cet effet sur la tranche des plans).

Les fils Z et les fils lecture sont sortis sur un connecteur latéral régnant tout le long du bloc.

Huit emplacements de bloc sont disponibles ; en 2 piles de 4 blocs situées côte à côte. Les blocs en place ont leurs plans de tores verticaux et parallèles à la plus grande face de la Mémoire Centrale. Les matrices de transformateurs des 8 blocs sont accessibles sur les faces de la machine; une face porte toute la sélection X, l'autre la sélection Y.

Au-dessus des blocs sont disposés deux *classeurs* (un sur chaque face) contenant chacun 32 générateurs de tension. Chaque générateur de tension (à transistors) est implanté sur un *cadre* par un circuit imprimé de 20 x

16 cm fixé sur un cadre métallique; le cadre comporte des connecteurs et s'enfiche sur le classeur. Des connexions verticales partent des générateurs de tension et desservent les 4 blocs situés en-dessous.

3.2.2. La zone des châssis à tubes

Dans la zone des châssis à tubes nous retrouvons, une certaine symétrie des deux faces, due à la symétrie de la sélection X et de la sélection Y.

De chaque côté (et en face des 5 niveaux définis par les 4 blocs et le classeur des générateurs de tension de la zone blocs), nous trouvons 5 tiroirs contenant chacun 10 châssis à tubes amovibles.-.

3.2.3. La zone des circuits à transistors

Au contraire de la précédente, cette zone n'est pas symétrique.

Sur une face nous trouvons 6 classeurs superposés (analogues aux classeurs des générateurs de tension de la zone blocs), contenant chacun 36 cadres à transistors. Il serait fastidieux d'énumérer les différents types de cadres et leur implantation. -No signalerons toutefois que le module d'implantation choisi (le *cadre*) est plus volumineux que le module de la commutation standard, qui aurait amené une fragmentation trop grande des circuits.

L'autre face des classeurs est une zone de distribution des bifilaires en provenance des blocs.

Il y a en effet près de 500 bifilaires blindé qui assurent le transit entre la zone transistors et la zone blocs. Les bifilaires arrivant des blocs sont répartis en nappe sur des plateaux. horizontaux situés derrière les classeurs. Des connexions courtes assurent la connexion. entre ces plateaux et les classeurs.

3.3 LA BAIE CEL

Les circuits de commutation entre les dérouleurs de ruban magnétique et les unisélecteurs sont groupés dans une baie spéciale, dénommée baie CEL (Commutation Écriture Lecture).

Bien que l'ossature de cette baie soit une ossature standard, la baie CEL a une implantation assez différente de celle de la baie standard. C'est pourquoi nous en parlerons brièvement.

La baie a les dimensions d'une baie standard à 9 alvéoles. Elle est divisée en 6 zones verticales. Cinq de ces zones sont identiques entre elles et permettent au CEL de desservir 5 unisélecteurs. La 6e zone contient des circuits généraux (base de temps notamment) et des circuits de maintenance (dérouleur fictif permettant le réglage des unisélecteurs sans avoir besoin d'un dérouleur).

3.4 LES SERVITUDES (RYTHMES ET ALIMENTATIONS)

3.4.1. Les alimentations

Nous avons déjà parlé des régulations présentes dans les socles de baies standard. Les tensions continues arrivant aux baies sont fournies par des armoires d'alimentation, à partir de 220 V alternatif, 50 Hz. Les tensions sont basses (au maximum 22 V), les débits importants (plusieurs dizaines d'ampères pour certaines sources).

Ce sont les tensions les plus basses qui ont à supporter les transitoires les plus élevés (variations de plusieurs dizaines d'ampères dans des temps très inférieurs à la milliseconde). C'est pour ces tensions que l'on a dû adopter des régulations à transistors, qui, pour éviter les effets de self de connexions longues, ont été implantées dans les bas de baie.

Les tensions les plus élevées au contraire, supportent des transitoires relativement moins important; .C'est pourquoi les armoires d'alimentation ne comportent que des alimentations non stabilisées, à résistance interne faible ; le redressement est obtenu par diodes de puissance.

3.4.2. Les rythmes

Le Générateur Central de Rythmes comprend plusieurs éléments : une armoire pilote, et plusieurs armoires de puissance. Le nombre de ces dernières varie suivant l'importance du GAMMA 60 (nombre d'unisélecteurs et d'éléments électromécaniques).

On a vu que la fréquence nominale des rythmes était 200 KHz. Le générateur central de rythmes est constitué cependant de circuits apériodiques, permettant (par simple variation d'une capacité réglant la fréquence de l'oscillateur pilote) des variations de fréquence de $\pm 20\%$.

L'ensemble pilote est un ensemble à tubes engendrant les 5 rythmes décalés à 200 KHz, à un niveau suffisant pour attaquer 5 ensembles de puissance.

Chaque ensemble de puissance comprend 6 amplificateurs fournissant les 5 rythmes décalés et le rythme F. Les amplificateurs sont réalisés en technologie tubes ; i étage de sortie est une 4X 150 A fournissant 500 watts crête environ.

La distribution est adaptée et réalisée par bifilaires blindés de 100Ω d'impédance caractéristique, distribuant chacun un quantum de 10 watts crête environ.

Nous avons déjà expliqué comment les rythmes, à l'arrivée dans chaque paire de baies, étaient convenablement « cadrés » dans un boîtier d'adaptation de rythmes. On trouve naturellement dans chaque baie et pour chaque rythme un nombre de boîtiers d'adaptation proportionné à la consommation de ce rythme dans la baie (quantum de 10 watts). Un bifilaire distinct devra alimenter chacun de ces boîtiers à partir de l'armoire de rythmes de puissance correspondante.

4. DESCRIPTION SUCCINCTE DU ELEMENTS DU GAMMA 60

4.1. L'ENSEMBLE CENTRAL

L'Ensemble Central comprend l'Unité Centrale, la Mémoire Centrale, les Éléments de Classe Zéro et le Pupitre Central.

Nous avons déjà abondamment parlé de la Mémoire Centrale et nous n'y reviendrons pas .



Fig. 35. — Un ensemble GAMMA 60 en cours d'installation.

L'Unité Centrale et les Éléments de Classe Zéro

Ils sont réalisés sous forme de 6 baies standard réunies en une travée unique de 7,60 m de long et 0,50 m de large normalement utilisées (1 pour Classe Zéro, 1 pour Classe 1, 1 pour deux tambours, 1 pour un ensemble rubans à 5 unisélecteurs, 1 pour Classe III). Trois voies sont disponibles et permettent d'envisager, pour de très grosses installations, une dotation renforcée en éléments de classe II ou de classe III.

L'Unité Centrale comporte 4 baies de 9 alvéoles, les Éléments de Classe Zéro 2 baies de 6 alvéoles.

L'U. C. dispose de 8 voies de liaison dont 5 sont normalement utilisées (1 pour Classe Zéro, 1 pour Classe 1, 1 pour deux tambours, 1 pour un ensemble rubans à 5 unisélecteurs, 1 pour Classe III). Trois voies sont disponibles et permettent d'envisager, pour de très grosses installations, une dotation renforcée en éléments de classe II ou de classe III.

Le pupitre

Le pupitre comprend 3 zones :

Une zone centrale porte une Machine à Écrire qui constitue le moyen de dialogue normal entre l'opérateur et la machine. La Machine à Écrire est une machine électrique dont la cadence de frappe est 10 caractères par seconde. Le dialogue peut être engagé à volonté dans les 3 codes mentionnés, au début de cet article (binaire pur, code numérique décimal à 4 bits, code alphanumérique à 6 bits). Un panneau de relais assure la mise en forme des informations pour la liaison du pupitre aux circuits électroniques du pupitre. La zone centrale du pupitre contient également un lecteur et un perforateur de bande dont le rôle est pratiquement limité à l'introduction des quelques catènes de programme nécessaires à amorcer la marche du GAMMA 60 lorsque toutes ses mémoires sont vierges.

La deuxième zone du pupitre, située à gauche de la zone centrale est une zone servant exclusivement lors de la mise au point et lors des opérations de dépannage.

Elle comporte des voyants de signalisation d'incident donnant l'état de tous les contrôleurs de l'Unité Centrale.

Elle permet de visualiser également l'état des principaux registres de l'Unité Centrale.

Des clés d'affichage permettent de forcer n'importe quel profil à n'importe quelle adresse de la Mémoire Centrale ou des Matrices planes. Les clés de contrôle sont calculées automatiquement.

En outre des commandes très souples permettent de provoquer des types de fonctionnement spéciaux; plusieurs types de pas à pas sont possibles : arrêt à chaque cycle, ou à la fin de chaque instruction canonique, ou à la fin de chaque instruction complète ; en outre, on peut arrêter un programme à une adresse quelconque ou une instruction quelconque préalablement affichée sur clés au pupitre (fonctionnement en « comparaison pupitre »).

La troisième zone du pupitre, à droite de la partie centrale, est la commande centrale de mise en route du GAMMA 60. Elle permet de procéder dans l'ordre voulu aux mises sous tensions des rythmes et des alimentations.

4.2. LES ÉLÉMENTS DE CLASSE I

Les éléments de Classe 1 forment une travée de baies standard de 9,20 m de longueur. Ils comprennent : le Calculateur Arithmétique (1 baie 6 alvéoles et 2 baies de 9 alvéoles), le traducteur (1 baie de 9 alvéoles et 2 baies de 6 alvéoles), le Comparateur Général (1 baie de 6 alvéoles).

Des circuits d'armoire commun assurent la liaison, à l'Unité Centrale ; ils occupent 3 alvéoles géographiquement situés dans une baie du Calculateur Arithmétique.

4.3. LES ÉLÉMENTS DE CLASSE II

4.3.1. *Les tambours*

Une unité tambour est constituée par une armoire technologique (contenant le tambour) accolée à baie standard de 9 alvéoles, contenant les circuits de liaison à l'Unité Centrale (3 alvéoles) et les circuit d'exploitation logique du tambour (6 alvéoles).

Si l'on désire connecter un 2e tambour, les circuits de liaison du premier suffisent, et il suffit au 2e tambour une baie standard de 6 alvéoles.

La travée de deux tambours ainsi constituée une longueur de 3,90 m.

4.3-2. *Les dérouleurs de ruban magnétique*

Outre les dérouleurs de ruban qui sont installés dans des armoires individuelles (voir photo), les circuits associés (unisélecteurs et commutateur. écriture lecture) sont groupés dans une travée de X? baies.

La travée correspondant à une installation à 5 unisélecteurs comprend 3 paires de baies à 6 alvéoles et une baie à 9 alvéoles, et sa longueur est de 7 50 e-

La baie à 9 alvéoles est la baie du Commutateur Écriture Lecture. Une baie à 6 alvéoles est occupée par les circuits d'armoire (circuits de connexion l'Unité Centrale). Chacune des 5 autres baies porte les circuits d'un unisélecteur.

4.4. Les ÉLÉMENTS DE CLASSE III

4.4.1. Le *multiplexeur*

Le multiplexeur est implanté dans une paire de à 6 alvéoles (soit 12 alvéoles en tout), et la longueur de cette paire de baies est de 2 m.

4.4.2. *Pistes et imprimantes* .

A côté de chaque appareil mécanique piste ou imprimante, figure une petite baie logique réalisée en technologie standard, de hauteur réduite (2 alvéoles en hauteur au lieu de 3).

La baie de piste comporte 4 alvéoles (2 x 2) et là baie d'imprimante 6 alvéoles (3 x 2).

CONCLUSION

La présentation que nous venons de faire du GAMMA 60 serait incomplète si nous ne disions pas quelques mots de problèmes généraux liés à sa réalisation.

L'étude a été conduite avec comme objectif d'assurer la sécurité de fonctionnement et la facilité d'exploitation de l'ensemble.

Ces mots sont faciles à écrire, mais il est bon de mentionner quelques unes des réalités qu'ils recouvrent : c'est d'abord le problème du contrôle et du tri des pièces détachées, pour la solution duquel il a fallu définir avec précision à la suite de longues études les paramètres à contrôler, concevoir et construire des appareillages de contrôle et de tri largement automatisés. C'est ensuite, au niveau des sous-ensembles, qu'il a fallu lors de la conception appliquer des méthodes strictes de tolérancement, et lors de la réalisation assurer un contrôle efficace individuel des sous-ensembles à l'aide d'appareillages spéciaux.

Au niveau des ensembles (baies), il a fallu enfin définir des méthodes de contrôle et de mise au point, et créer les outillages nécessaires. Un appareil destiné à faciliter la mise au point des baies standard (dénommé simulateur banal) a été construit en série ; il permet de forcer dans la baie en mise au point l'état logique d'une centaine de structures, et de visualiser l'état d'une centaine d'autres. Il permet en outre de distribuer à la baie des rythmes spéciaux, récurrents ou non.

D'autres simulateurs spécialisés ont été également réalisés ; à titre d'exemple nous mentionnerons un appareil qui permet de simuler vis à vis de la Mémoire Centrale le fonctionnement de l'Unité Centrale, ce qui permet une première mise au point indépendante de la Mémoire Centrale.

A côté de ces problèmes de contrôle, une des difficultés rencontrées a été la création des différents documents nécessaires à la réalisation du câblage, à son contrôle, à la mise au point et à l'entretien. On a fait appel pour la résoudre à la mécanographie : à partir des schémas logiques, il a été réalisé pour chaque baie standard un fichier de cartes perforées représentant les connexions logiques de la machine.

Au fur et à mesure de l'implantation, ce fichier s'est augmenté de données relatives à la géographie du câblage. Le fichier global ainsi constitué a servi à l'édition d'états multiples listes de câblage, listes de sonnage, etc.

Les transcriptions manuelles ont pu être évitées, et une partie des opérations d'implantation a même été faite automatiquement ; on a vu ainsi les machines antérieures de la Compagnie participer activement à la création du GAMMA 60.

Nous n'insisterons pas plus sur les problèmes de tous ordres posés par le lancement de la fabrication de série d'un ensemble aussi complexe que le GAMMA 60 ; à côté des problèmes de production, il faudrait parler aussi des problèmes de formation des personnels les plus divers. Nous avons voulu nous limiter à l'aspect strictement technique de cette réalisation ; nous ne voulons cependant pas clore cet article sans souligner que nombreux sont les artisans du succès de cette machine, qui place à un niveau enviable l'industrie française des machines à calculer électroniques.