

GCOS 7 Les matériels

Technologie Développement assisté & Industrialisation

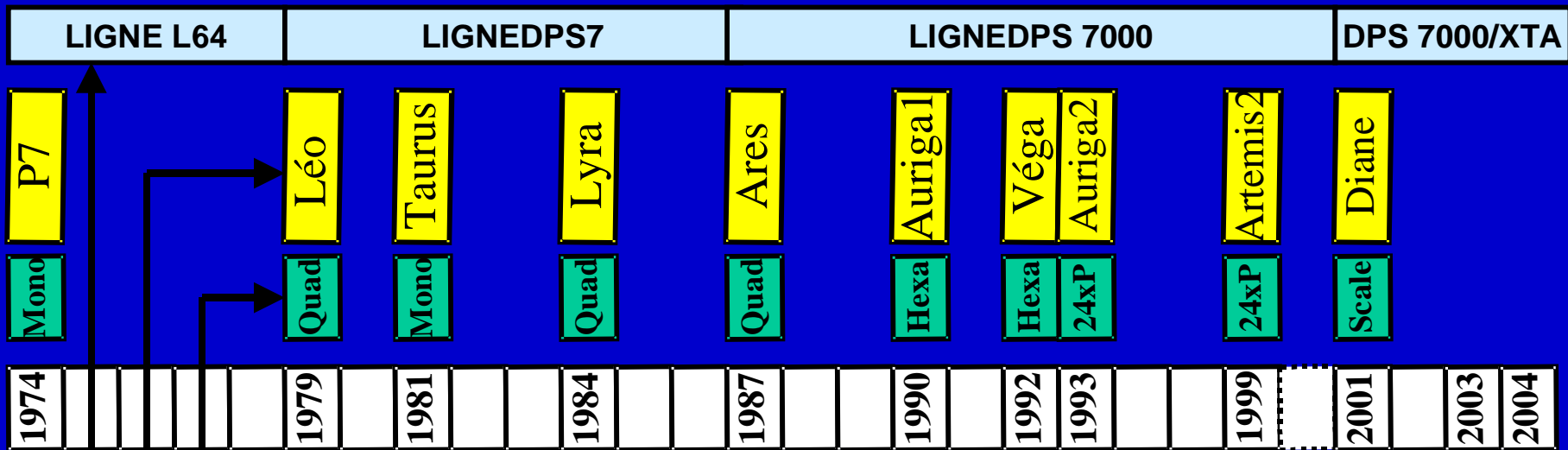
C. Joly

Trente ans de GCOS 7 Conférences FEB Paris le 14 Octobre 2004

GCOS 7 Les matériels

1. La Technologie

C. Joly



DATE D'ANNONCE

NOMBRE DE PROCESSEURS

NOM DE CODE INTERNE

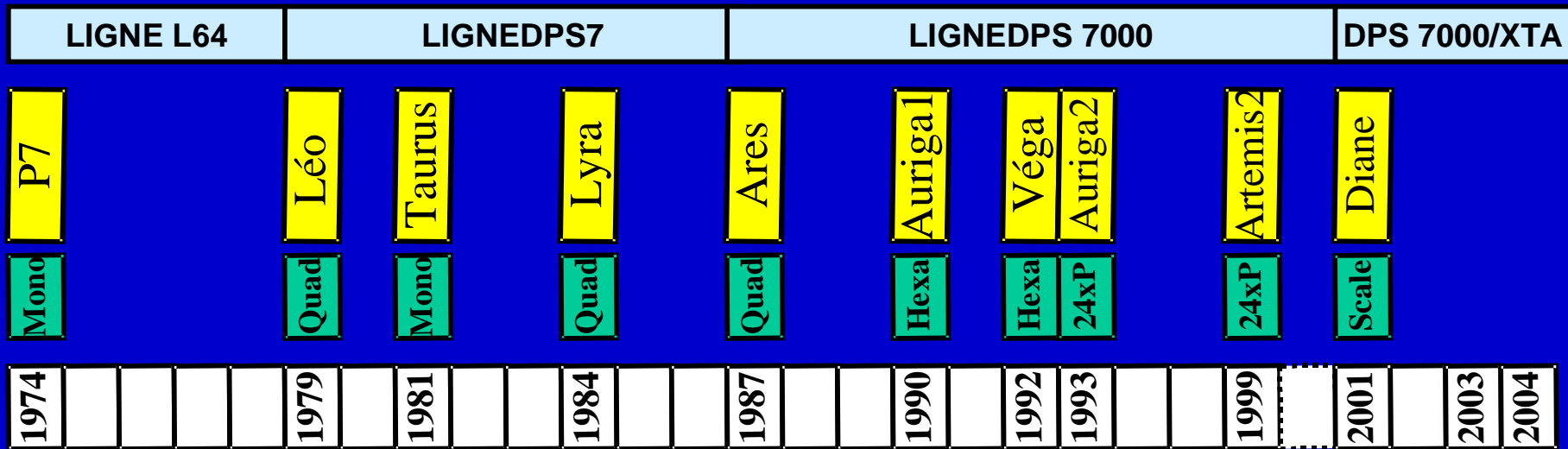
APPELLATION COMMERCIALE

LIGNE L64				LIGNEDPS7			LIGNEDPS 7000				DPS 7000/XTA										
P7				Léo	Taurus	Lyra	Ares	Auriga1	Véga	Auriga2	Artemis2	Diane									
Mono				Quad	Mono	Quad	Quad	Hexa	Hexa	24xP	24xP	Scale									
1974				1979	1981		1984		1987		1990		1992	1993		1999		2001		2003	2004

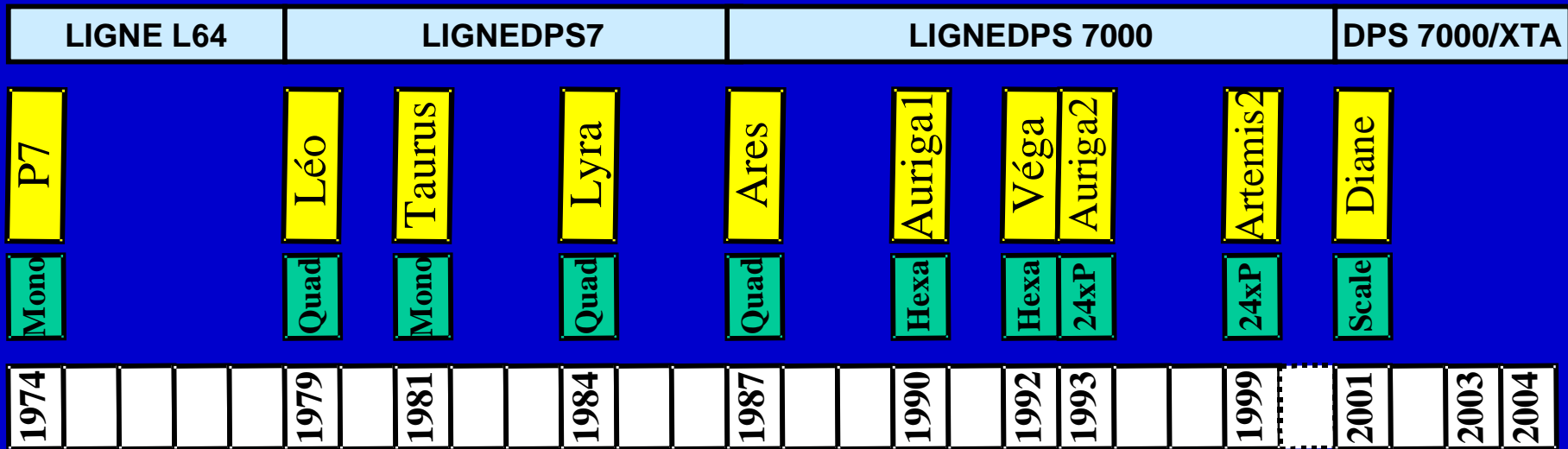
STANDARD de l'INDUSTRIE

- Circuits Intég. TTL
 - SSI/MSI
- Boîtiers DIL (Dual in Line)
- DRAM 1K/4K
- Packaging SP10
- Connecteurs 70p.
- Trous métallisés
- Plaques 4 Niv. .
- 43 à 77 CI/PI.

UC: 90 plaques



STANDARD de l'INDUSTRIE	TECHNOLOGIE PROPRIETAIRE
<ul style="list-style-type: none"> •Circuits Intég. TTL <ul style="list-style-type: none"> •SSI/MSI •Boîtiers DIL (Dual in Line) •DRAM 2K/4K •Packaging SP10 •Connecteurs 70p. •Plaques 4/8 niv. •Trous métallisés •20 à 60 CI/PI. 	<ul style="list-style-type: none"> Circuits intégrés CML (chips) <ul style="list-style-type: none"> •MSI •Ruban TAB (Tape automated bonding) •Packaging SP32 •Connecteurs 280 plots •Plaques 4/11 niveaux <ul style="list-style-type: none"> •CMS •9 substrats par plaques •36 Chips/substrat <p>UC Léo/Lyra: 14 plaques UC Taurus: 9 plaques</p>
UC: 90 plaques	

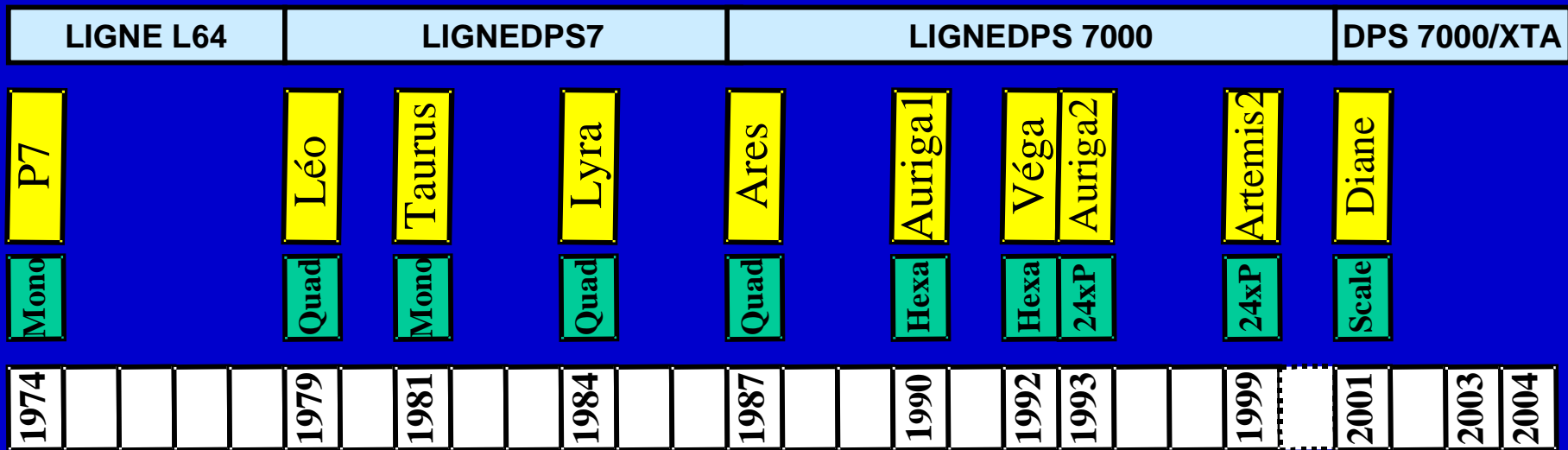


STANDARD de l'INDUSTRIE	TECHNOLOGIE PROPRIETAIRE	PROCESS STANDARD de l'INDUSTRIE
<ul style="list-style-type: none"> •Circuits Intég. TTL <ul style="list-style-type: none"> •SSI/MSI •Boîtiers DIL (Dual in Line) •DRAM 2K/4K •Packaging SP10 •Connecteurs 70p. •Plaques 4/8 niv. •Trous métallisés •20 à 60 CI/PI. <p>UC: 90 plaques</p>	<ul style="list-style-type: none"> •Circuits intégrés CML <ul style="list-style-type: none"> •MSI •Ruban TAB (Tape automated bonding) •Packaging SP32 •Connecteurs 256 plots •Plaques 4/8 niveaux <ul style="list-style-type: none"> •CMS •6/9 substrats par plaques •20/36 CI/substrat <p>UC Léo/Lyra: 14 plaques UC Taurus: 9 plaques</p>	<ul style="list-style-type: none"> •Circuits intégrés CMOS <ul style="list-style-type: none"> •VLSI PGA (Pin Grid Array) •Lithographies: 2/ 1,6/ 0,5/ 0,35 micron •Packaging SP45 •Connecteurs VLSI: 224/ 428 broches <ul style="list-style-type: none"> •CMS généralisé <p>•UC Ares: 1 plaque (10 VLSI) •UC Auriga1/Véga: 1 plaque (6 VLSI) •UC Auriga 2: 1 VLSI (0,5micron) •UC Artemis 2:1VLSI (0,35 micron)</p>

GCOS 7 Les matériels

2. Le Développement assisté

C. Joly



La Technologie permet la modification sur machine

**Ere de mise au point « Matériel »
« Prototypage »**

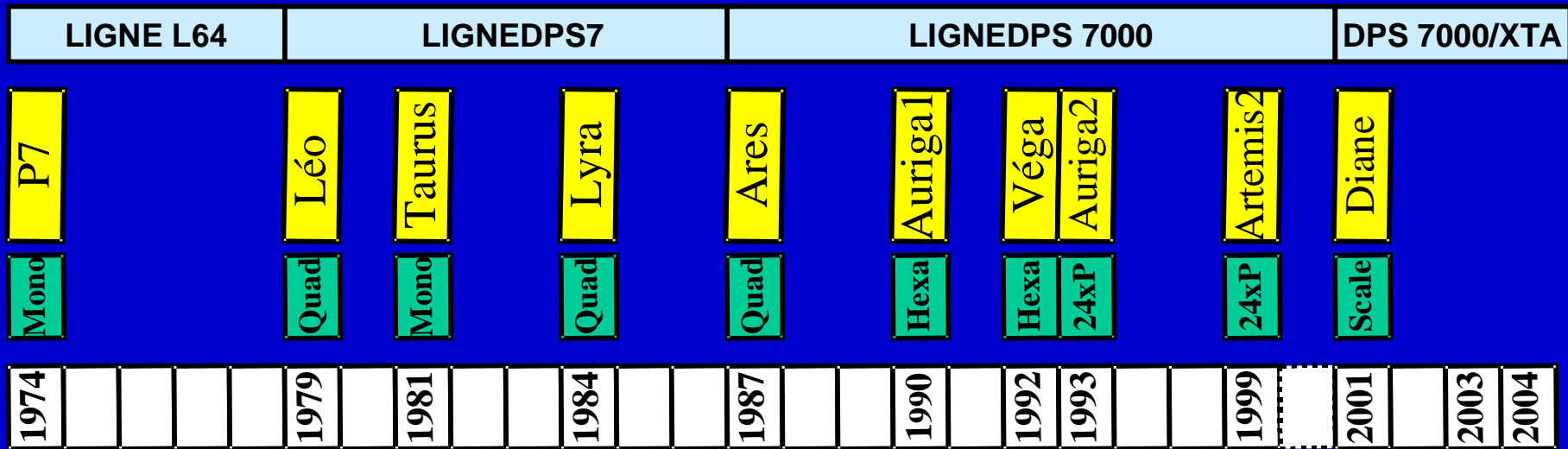
Assistance progressive du Logiciel au développement

Manuel:

- Implantation plaques
- Liaisons plaques & fonds de paniers
- Tests plaques

Automatique:

- Tracés plaques
- Listes de sonnage



La Technologie permet la modification sur machine

**Ere de mise au point « Matériel »
« Prototypage »**

**Assistance progressive
du Logiciel au développement**

- Manuel:**
- Implantation plaques
 - Liaisons plaques & fonds de paniers
 - Tests plaques
- Automatique:**
- Tracés plaques
 - Listes de sonnage

- Manuel:**
- Découpage substrats & plaques
- Automatique:**
- Implantation plaques & substrats
 - Tracés plaques, substrats & fonds de paniers
 - Tests plaques & substrats
 - Vérif. règles technologiques

LIGNE L64		LIGNEDPS7			LIGNEDPS 7000				DPS 7000/XTA			
P7		Léo	Taurus	Lyra	Ares	Auriga1	Véga	Auriga2	Artemis2	Diane		
Mono		Quad	Mono	Quad	Quad	Hexa	Hexa	24xP	24xP	Scale		
1974		1979	1981	1984	1987	1990	1992	1993	1999	2001	2003	2004

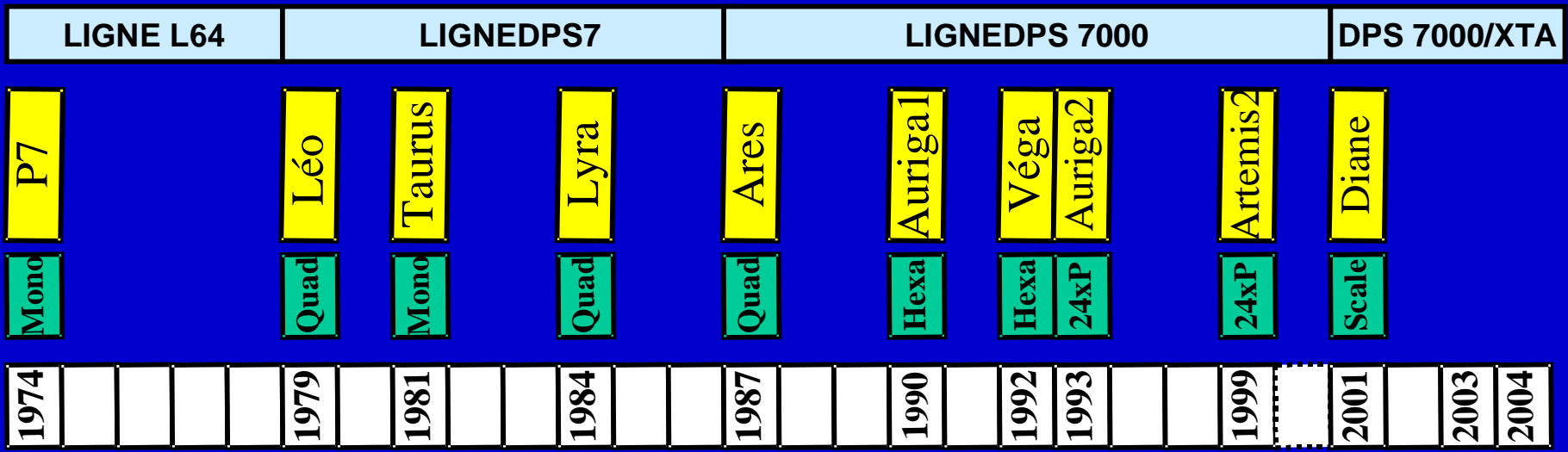
La Technologie permet la modification sur machine	La Technologie ne permet plus la modification sur machine
Ere de mise au point « Matériel » « Prototypage »	Ere de mise au point « Logiciel » « Série directe »
Assistance progressive du Logiciel au développement	« Simulation complète Logicielle »
Manuel: <ul style="list-style-type: none"> • Implantation plaques • Liaisons plaques & fonds de paniers • Tests plaques Automatique: <ul style="list-style-type: none"> • Tracés plaques • Listes de sonnage 	Manuel: <ul style="list-style-type: none"> • Découpage substrats & plaques Automatique: <ul style="list-style-type: none"> • Implantation plaques & substrats • Tracés plaques, substrats & fonds de paniers • Tests plaques & substrats • Vérif. règles technologiques
Généralisation de la Conception, du Test et de la Réalisation assistés par ordinateurs. <ul style="list-style-type: none"> • Simulation virtuelle schémas logiques • Validations logiques et technologiques des tracés VLSI <ul style="list-style-type: none"> • CAO mécanique • Simulation thermique • Simulation virtuelle sous OS • Tests automatiques de performances... 	

GCOS 7 Les matériels



3. L'Industrialisation

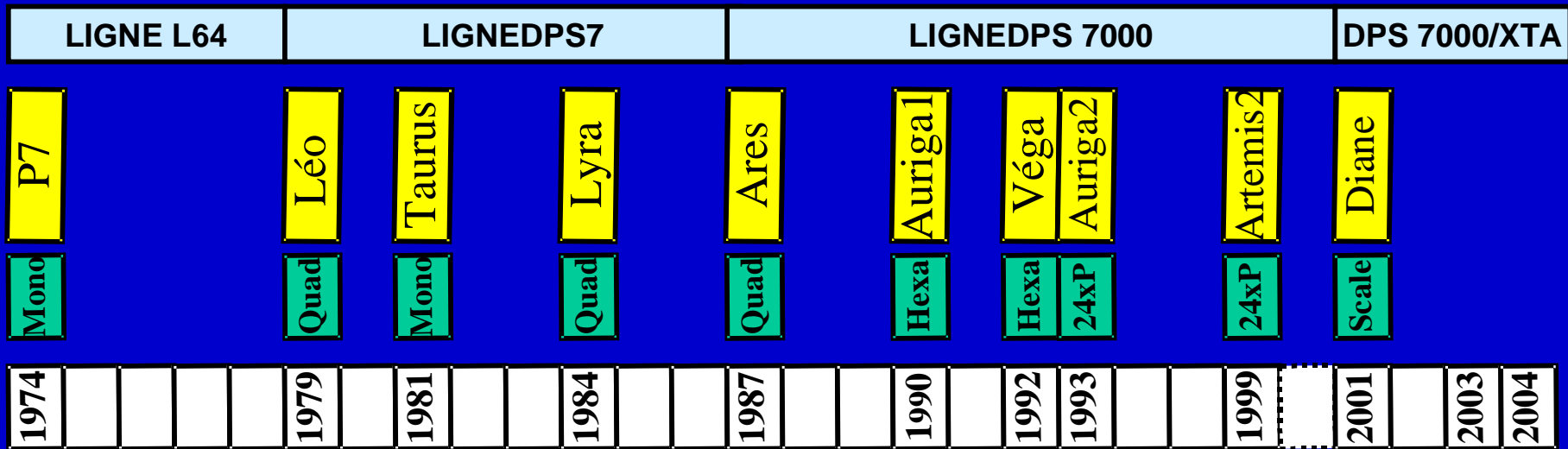
C. Joly



Processus industriels standards

- Fabrication & tests de tous les s/ensembles:
 - Connecteurs
- Circuits imprimés
 - Câblage (Connexion enroulée)
 - Ossatures, carters...
- Mêmes processus pour différentes machines.

Pas de difficultés majeures



Processus industriels standards	Processus industriels spécifiques
<ul style="list-style-type: none"> •Fabrication & tests de tous les s/ensembles: <ul style="list-style-type: none"> •Connecteurs •Circuits imprimés <ul style="list-style-type: none"> •Câblage (Connexion enroulée) •Ossatures, carters... •Mêmes processus pour différentes machines. <p>Pas de difficultés majeures</p>	<p>Procédés nouveaux:</p> <ul style="list-style-type: none"> • Film épais (encre sérigraphiée) <ul style="list-style-type: none"> •Traitement chip sur wafer (Tape automated bonding) •Techno. soudure à plat(CMS) (report à plat de précision) <ul style="list-style-type: none"> •Connecteurs à ruban •Testeurs à créer... <p>Dialogue Fondateur/Achats. Parc important de machines sophistiquées avec maintenance lourde.</p> <p>Bonne préparation à la fabrication d'Ares</p>

LIGNE L64		LIGNEDPS7			LIGNEDPS 7000				DPS 7000/XTA	
P7		Léo	Taurus	Lyra	Ares	Auriga1	Véga Auriga2	Artemis2	Diane	
Mono		Quad	Mono	Quad	Quad	Hexa	Hexa 24xP	24xP	Scale	
1974		1979	1981	1984	1987	1990	1992 1993	1999	2001	2003 2004

Processus industriels standards	Processus industriels spécifiques	Processus industriels standards
<ul style="list-style-type: none"> •Fabrication & tests de tous les s/ensembles: <ul style="list-style-type: none"> •Connecteurs •Circuits imprimés <ul style="list-style-type: none"> •Câblage (Connexion enroulée) •Ossatures, carters... •Mêmes processus pour différentes machines. <p>Pas de difficultés majeures</p>	<p>Procédés nouveaux:</p> <ul style="list-style-type: none"> •Film épais <ul style="list-style-type: none"> •Traitement chip sur wafer (Tape automated bonding) •Techno. soudure à plat(CMS) (report à plat de précision) <ul style="list-style-type: none"> •Connecteurs à ruban •Testeurs à créer... <p>Dialogue Fondateur/Achats. Parc important de machines sophistiquées avec maintenance lourde.</p> <p>Bonne préparation à la fabrication d'Ares</p>	<p>Traitement des VLSI au labo. des Clayes ou chez INTEL</p> <p>A l'usine d'Angers:</p> <p>Capitalisant sur une conception très modulaire et sur un nombre réduit de configurations,</p> <ul style="list-style-type: none"> •Préparation très en amont du 1stshipment <ul style="list-style-type: none"> •Mécanisation poussée(CMS) <ul style="list-style-type: none"> •Outils de test puissants •Aire moderne d'assemblage & test <ul style="list-style-type: none"> •Programme strict de Qualité <ul style="list-style-type: none"> •Burn-in généralisé <p>(aurait pu éviter le pb cuivre sur le micropackaging)</p> <p>Les processus industriels spécifiques VLSI sont au niveau des fondeurs ou d'INTEL.</p>